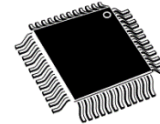


基于 64 位 RISC-V 的 4 核 MCU，内置 12 通道 PWM 两个 16 通道 14 位 ADC 和 EtherCAT 从站控制器

功能

- 4 个 64 位 RISC-V 内核
 - 主频最高 400MHz
 - 8KB 指令缓存 (ECC 保护)
 - 4KB 数据缓存 (ECC 保护)
 - 指令本地存储 (ILM) 64KB (ECC 保护)
 - 数据本地存储 (DLM) 32KB (ECC 保护)
 - DSP 单元，支持 SIMD 和 DSP 指令
 - 双精度浮点单元 (FPU)
- 存储
 - 片内 1024KB RAM (ECC 保护)
 - 封装内闪存
 - ◆ 8192KB (不使能 ECC)
 - ◆ 4096KB (使能 ECC)
 - 外部存储接口 (EMIF)
 - ◆ 支持异步 RAM 接口，最大支持 20 位寻址
 - ◆ 支持 NAND 闪存接口
- 时钟、复位和供电管理
 - 3.3V 和 1.2V 双电源供电
 - 支持上电复位和过压欠压检测
 - 内置 32MHz 出厂校准的振荡器
 - 内置 32MHz 安全备用振荡器
 - 内置锁相环时钟 (PLL)
 - 支持 4~32MHz 外部晶振接入
- 3 个 8 通道 DMA 控制器
- 2 个 14 位模数转换器 (16 个外部输入)
 - 一个差分采样保持电路
 - 80ns 转换时间
 - 转换范围: 0~3.339V
 - 支持外部输入开路 and 短路检测
 - 8 个转换控制通道
- Sigma-Delta 滤波模块 (SDFM)
 - 支持最多 4 路数字串行输入
- 12 个脉宽调制模块 (PWM)
 - 24 路可灵活配置的波形输出
 - 专用的 16 位计时器
 - 支持可编程的相位控制
 - 支持逐周期或者单次的封锁设置
 - 比较器输出和封锁输入可以生成事件或封锁触发条件
 - 所有事件均可触发 CPU 中断和 ADC 转换请求
- 5 个增强型捕获模块 (ECAP)
 - 捕获输入引脚可选 (支持所有 GPIO)
 - 4 个 32 位捕获寄存器
 - 可选捕获或辅助 PWM (APWM) 功能
- 4 个增强型正交编码器脉冲模块 (EQEP)
- 控制加速单元 (CAU)
 - 支持快速电流环硬件加速
- 数字滤波器单元 (DFU)
 - 127 阶 FIR
 - 31 阶 IIR
- 计时器
 - 6 个 32 位通用定时器
 - 每个核各一个 64 位机器定时器
- 8 个 32 位看门狗计时器
- 1 个 AES
- 1 个 CRC
- EtherCAT 从站控制器 (ESC)
 - 最多支持 3 个端口
- 以太网 MAC 控制器 (ETHMAC)
 - 支持 10/100Mbps 以太网通信
 - 支持 1 个端口



eLQFP-176 (20 x 20 mm, 0.5mm 引脚间距)

- 其他通信接口
 - 6 个 UART、6 个 SPI、2 个 I2C、2 个 CAN/FDCAN
- 128 个 GPIO 引脚
 - 16 个可复用为模拟输入
- 调试接口
 - 串行调试接口 (SDP)
- 工作温度
 - 结温: $-40 \sim +125$ °C
 - 环境温度: $-40 \sim +105$ °C

SPINTECH

表 1-1: SPC4268 器件特性和外设数量

栏目	SPC4268APF176
CPU 最高频率 (MHz)	400
封装内闪存 (KB)	8192 (不使能 ECC) 4096 (使能 ECC)
片内 RAM (KB)	1024
EMIF	1
DMA	3
数据通道总数	24
14 位 ADC	2
外部输入通道数	16
SDFM	1
PWM	12
输出通道数	24
ECAP	5
EQEP	4
CAU	1
DFU	1
通用定时器	6
看门狗定时器	8
CRC	1
AES	1
EtherCAT 从站控制器	1
以太网 MAC	1
GPIO	128
UART	6
SPI	6
I2C	2
CAN/FDCAN	2

目录

1	器件概述	11
2	功能描述	13
2.1	64 位 RISC-V 内核.....	13
2.1.1	调试端口.....	13
2.2	内核本地存储.....	14
2.3	封装内闪存.....	14
2.4	片上 RAM.....	14
2.5	外部存储器接口 (EMIF).....	14
2.6	电源管理和复位.....	15
2.7	过压/欠压检测.....	15
2.8	时钟.....	15
2.9	启动模式.....	15
2.10	互斥锁 (MUTEX).....	16
2.11	平台级中断控制器 (PLIC).....	16
2.12	直接存储器访问控制器 (DMAC).....	16
2.13	模数转换器 (ADC).....	16
2.14	温度传感器.....	17
2.15	Sigma-Delta 滤波模块 (SDFM).....	17
2.16	脉宽调制模块 (PWM).....	18
2.17	增强型捕获模块 (ECAP).....	18
2.18	增强型正交编码脉冲模块 (EQEP).....	19
2.19	控制加速单元 (CAU).....	19
2.20	数字滤波器单元 (DFU).....	19
2.21	通用定时器.....	20
2.22	看门狗定时器.....	20
2.23	机器定时器 (Machine Timer).....	20
2.24	循环冗余校验 (CRC).....	20
2.25	高级加密标准引擎 (AES).....	21
2.26	EtherCAT 从站控制器 (ESC).....	21
2.27	以太网 MAC 控制器 (ETHMAC).....	21
2.28	通用输入输出 (GPIO).....	22
2.29	外部引脚中断/事件控制器.....	22
2.30	通用异步收发器 (UART).....	22
2.31	串行外设接口 (SPI).....	23

2.32	内部集成总线 (I2C)	23
2.33	控制器局域网总线 (CAN)	23
3	引脚排列和引脚说明	25
3.1	eLQFP176	25
3.2	GPIO 引脚复位后的功能和状态	41
3.3	ADC 输入通道选择	43
4	存储空间地址映射	44
4.1	引导 ROM	44
5	电气特性	47
5.1	绝对最大额定值	47
5.2	推荐工作条件	47
5.3	I/O 电气特性	48
5.4	电源功耗	48
5.5	过压欠压检测器 (BOD) 特性	49
5.6	内部振荡器 (RCO) 特性	49
5.7	锁相环时钟 (PLL) 特性	49
5.8	晶振时钟 (XO) 特性	49
5.9	14 位模数转换器特性	50
5.10	SPI 接口时序特性	51
5.10.1	主机模式接口时序	51
5.10.2	从机模式接口时序	52
5.11	EMIF 接口时序特性	53
5.11.1	EMIF SRAM 接口时序	53
5.11.2	EMIF NAND 闪存接口时序	54
5.12	ESC 接口时序特性	55
5.12.1	MII 接口时序	55
5.12.2	MDIO 接口时序	56
5.13	ETHMAC 接口时序特性	57
5.13.1	ETHMAC MII 接口时序	57
5.13.2	ETHMAC RMII 接口时序	58
5.13.3	ETHMAC MDIO 接口时序	59
5.14	温度传感器特性	60
5.15	电气敏感性特性	60
5.16	湿度敏感性特性	60
5.17	热阻特性	60
6	封装信息	61

7	订购信息.....	63
7.1	订购编码规则	63

SPIN TROL

图片列表

图 1-1: SPC4268 系统框图	11
图 1-2: SPC4268 时钟树	12
图 3-1: SPC4268 eLQFP176 引脚排列	25
图 4-1: SPC4268 存储空间地址映射	44
图 4-2: ROM 存储空间划分	45
图 5-1: SPI 主机模式接口时序图	51
图 5-2: SPI 从机模式接口时序图	52
图 5-3: EMIF SRAM 接口时序图	53
图 5-4: EMIF NAND 闪存接口时序图	54
图 5-5: ESC MII 接口时序图	55
图 5-6: MDIO 接口时序图	56
图 5-7: ETHMAC MII 接口时序图	57
图 5-8: ETHMAC RMII 接口时序图	58
图 5-9: ETHMAC MDIO 接口时序图	59
图 6-1: eLQFP176 - 176 脚, 20mm x 20mm 带 ePad 方形扁平封装	61
图 7-1: 订购编码规则	63

表格列表

表 1-1: SPC4268 器件特性和外设数量	3
表 2-1: SPC4268 片上 RAM 地址映射	14
表 2-2: 启动模式	15
表 3-1: SPC4268 eLQFP176 引脚定义	26
表 3-2: GPIO 引脚复位后的功能和状态	41
表 3-3: ADC 输入通道选择	43
表 4-1: 固化的函数库入口地址向量表	45
表 5-1: 绝对最大额定值 ^{[1][2]}	47
表 5-2: 推荐工作条件	47
表 5-3: I/O 电气特性	48
表 5-4: 电流消耗 ($V_{DVDD} = 3.3V$, $V_{VDD} = 1.2V$, 单位: mA)	48
表 5-5: BOD 特性	49
表 5-6: RCO 特性	49
表 5-7: PLL 特性	49
表 5-8: 晶振时钟特性	49
表 5-9: 模数转换器特性	50
表 5-10: SPI 主机模式接口时序特性 ($V_{DVDD}=3.3V$) ^[1]	51
表 5-11: SPI 从机模式接口时序特性 ($V_{DVDD}=3.3V$) ^[1]	52
表 5-12: EMIF SRAM 接口时序特性 ($V_{DVDD}=3.3V$)	53
表 5-13: EMIF NAND 闪存接口时序特性 ($V_{DVDD}=3.3V$)	54
表 5-14: ESC MII 接口时序特性	55
表 5-15: MDIO 接口时序特性	56
表 5-16: ETHMAC MII 接口时序特性	57
表 5-17: ETHMAC RMII 接口时序特性	58
表 5-18: ETHMAC MDIO 接口时序特性	59
表 5-19: 温度传感器特性	60
表 5-20: ESD 绝对最大值	60
表 5-21: 电气敏感性	60
表 5-22: 湿度敏感性特性	60
表 5-23: 热阻特性 (eLQFP176 封装)	60
表 6-1: eLQFP176 - 176 脚, 20mm x 20mm 薄型正方扁平封装机械数据	61
表 7-1: 订购信息	63

版本历史

版本	日期	作者	状态	变更
C/0	2025-02-28	S. Liu	已作废	首次发布。
C/1	2025-08-15	H. Zheng	已发布	变更点： 1. SPC4268 系统框图增加 AHB 总线； 2. SPC4268 时钟树增加 ESC 和 ETH 时钟信号； 3. 修改接口时序特性中输入信号的建立时间和保持时间要求 4. 修改章节 3.2 中 ESC 端口 0、1 的 TX 相关引脚默认输出状态

术语或缩写

术语或缩写	描述
MCU	Microcontroller Unit (微控制器单元)
DSP	Digital Signal Processing (数字信号处理)
SIMD	Single Instruction, Multiple Data (单指令多数据)
ILM	Instruction Local Memory (指令本地存储)
DLM	Data Local Memory (数据本地存储)
CAU	Control Acceleration Unit (控制加速单元)
DFU	Digital Filter Unit (数字滤波器单元)
DMAC	Direct Memory Access Controller (直接存储器访问控制器)
ESC	EtherCAT Slave Controller (工业以太网从站控制器)

1 器件概述

SPC4268 是一颗高集成度的片上系统 (SoC) 微控制器。如图 1-1 所示，集成 4 个 64 位高性能 RISC-V 处理器，单核主频可达 400MHz。提供 EtherCAT 从站控制器，可实现工业环境中的系统集成与数据通信。支持 14 位 ADC、12 个增强型 PWM 模块、丰富的 I/O 和外设资源，是伺服电机控制应用的理想平台。

SPC4268 支持 3.3V 和 1.2V 外部双电源供电。结温范围是 -40°C 到 +125°C，封装类型是 176 脚 eLQFP。

图 1-2 为 SPC4268 的时钟树，并标注了各个外设功能时钟的最高频率。

图 1-1: SPC4268 系统框图

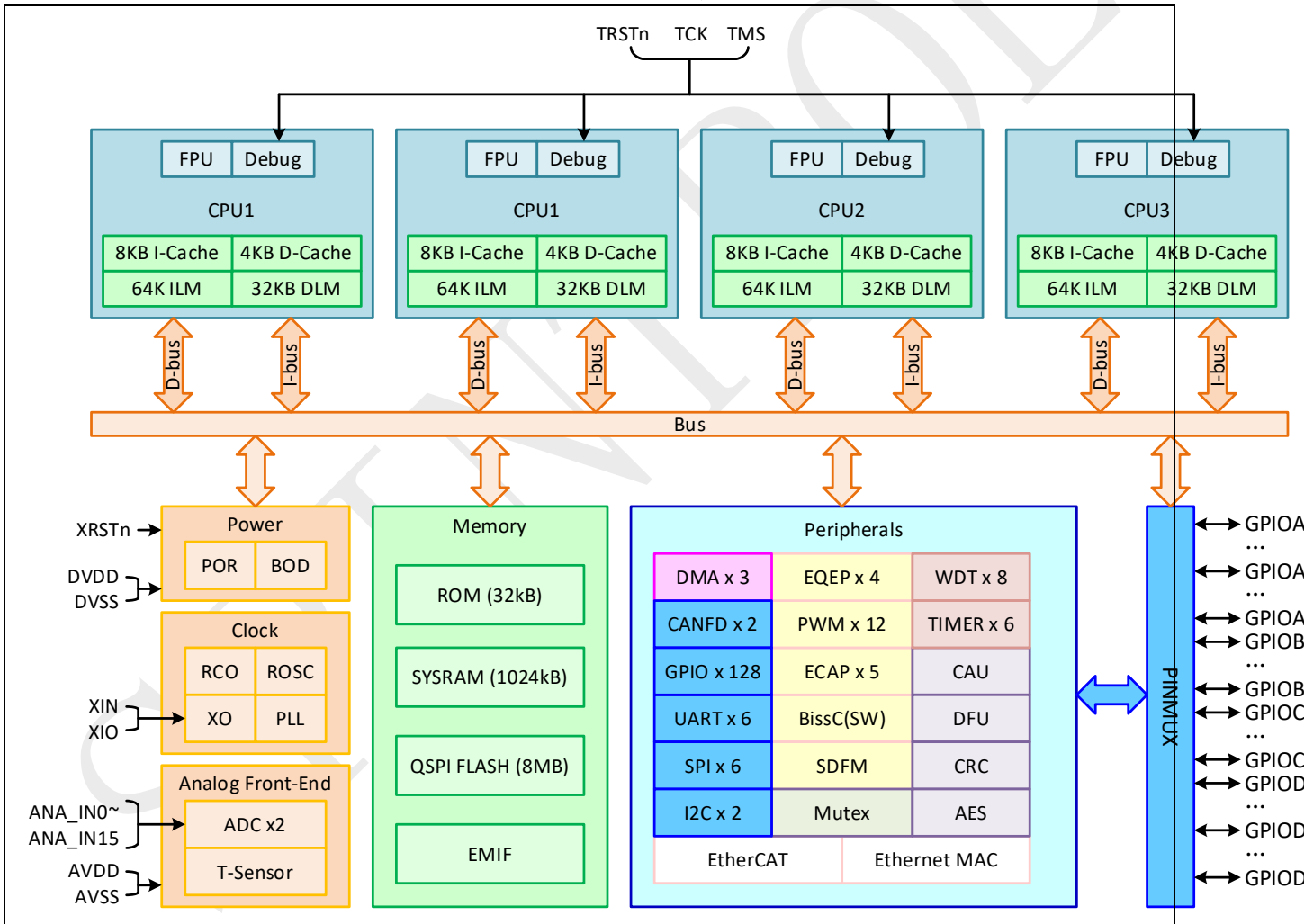
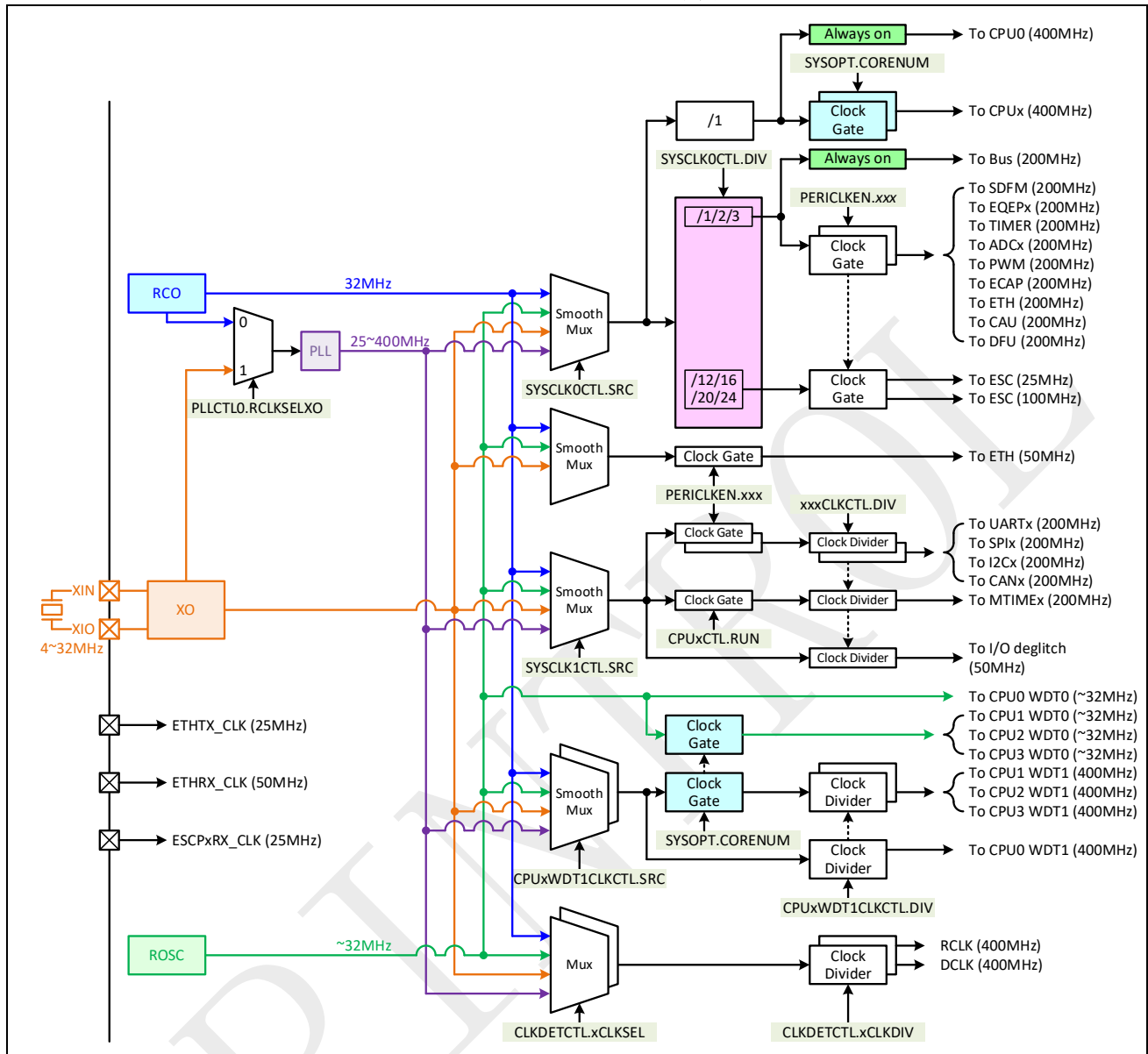


图 1-2: SPC4268 时钟树



2 功能描述

2.1 64 位 RISC-V 内核

SPC4268 集成了 4 个 64 位 RISC-V 内核，带浮点单元 (FPU)，单核最高主频 400MHz。CPU0 负责完成整个芯片的电源管理、启动控制等工作。用户可以根据需要，把任务分配到任一内核上运行。

2.1.1 调试端口

SPC4268 采用双线串行调试接口 (SDP)。当 TRSTn 引脚为低时，GPIOA24 和 GPIOA25 用作由用户软件配置的功能。当 TRSTn 为高时：

- 引脚 GPIOA24 作为调试接口的 TCK。
- 引脚 GPIOA25 作为调试接口的 TMS。

调试接口访问任何地址都不会触发总线错误。访问受保护的 ROM 区域地址将读到 0。

2.2 内核本地存储

每个 CPU 包含两个本地存储。一个是 64KB 的指令存储（Instruction Local Memory），一个是 32KB 的数据存储（Data Local Memory）。每个 CPU 可以零等待的访问本地存储。ILM 可以存储代码或数据，DLM 只能存储数据。

2.3 封装内闪存

SPC4268 支持最大 8MB 封装内闪存用于代码和数据的存放，通过 QSPI 协议访问，支持就地执行。此外，支持 ECC 保护选项。当开启 ECC 后，可用的闪存容量减半。ECC 错误可配置为触发中断或者复位，并在寄存器中记录发生错误的地址用于诊断。

SPC4268 的 SDK 提供了函数库，方便用户对闪存进行读取、擦除和编程等操作。

2.4 片上 RAM

如表 2-1 所示，SPC4268 提供 1024KB 的片上 RAM 用于存储代码和数据，分成 8 块，支持最高 200MHz 速率零等待的读写操作。所有 RAM 均支持 ECC 校验保护。校验错误可配置为触发复位或者中断。并在寄存器中记录发生错误的地址用于诊断。

表 2-1: SPC4268 片上 RAM 地址映射

RAM	地址范围	访问权限和最高访问速率			
		CPU0	CPU1	CPU2	CPU3
RAM0	0x31000000—0x3101FFFF	200MHz	200MHz	200MHz	200MHz
RAM1	0x31020000—0x3103FFFF	200MHz	200MHz	200MHz	200MHz
RAM2	0x31040000—0x3105FFFF	200MHz	不能访问	不能访问	不能访问
RAM3	0x31060000—0x3107FFFF	200MHz	不能访问	不能访问	不能访问
RAM4	0x31080000—0x3109FFFF	不能访问	200MHz	不能访问	不能访问
RAM5	0x310A0000—0x310BFFFF	不能访问	200MHz	不能访问	不能访问
RAM6	0x310C0000—0x310DFFFF	不能访问	不能访问	200MHz	不能访问
RAM7	0x310E0000—0x310FFFFFFF	不能访问	不能访问	不能访问	200MHz

2.5 外部存储器接口（EMIF）

SPC4268 提供 1 个 EMIF 接口控制器，可用于访问外部存储器，其特性如下：

- 支持异步 SRAM 接口
 - 支持 8 位或 16 位数据位宽。
 - 支持最大 20 位寻址。
 - 支持 AHB 接口读写访问。
 - 时序参数可配。
- 支持 NAND 闪存接口
 - 支持 4 个周期或 5 个周期的寻址时序。
 - 支持所有读写操作。
 - 支持总线接口读访问。
 - 支持通过控制接口写访问。
 - 时序参数可配。

2.6 电源管理和复位

SPC4268 支持 3.3V 和 1.2V 双电源为 I/O 引脚、片内电源系统和模拟电路供电，并要求电源升压速率不超过 5KV/s。

内置上电复位（POR）电路确保了上电时序要求。另外，XRSTn 引脚也可以用于复位数字逻辑（要求保持 XRSTn 为低约 32us）甚至整个电源系统（要求保持 XRSTn 为低约 8s）。

2.7 过压/欠压检测

SPC4268 内置过压/欠压检测，用于监视 3.3V 和 1.2V 电源域。当电压高于预设的上限阈值时产生过压事件，当电压低于预设的下限阈值时产生欠压事件。用户可以配置将这些事件用于触发中断或者复位。

2.8 时钟

SPC4268 上电后，默认以出厂校准的 32MHz 内部振荡器作为时钟。用户可以通过软件切换为晶体振荡器时钟或者锁相环（PLL）时钟。内置的 PLL 可以选择晶体振荡器时钟或者 32MHz 内部振荡器作为输入参考，产生 25~400MHz 的时钟信号。

如图 1-2 所示，可以通过时钟源选择、使能控制和分频控制，实现灵活的时钟树。当检测到选中的时钟源对应的就绪信号无效，将自动启用处于就绪状态的其他时钟源。32MHz 安全备份时钟可以规避时钟丢失造成卡死的问题。

2.9 启动模式

SPC4268 复位后，执行位于 ROM 上的引导程序，并支持如表 2-2 所示的两种启动模式：

- 当上电复位或者 XRSTn 引脚复位后，启动时检测到 GPIOD9 为低，则进入 ISP 启动模式，启动加载器通过 UART0 对闪存或者 RAM 进行重新编程。在这个过程中，GPIOA20 被配置为 UART0_TXD 功能；GPIOA21 被配置为 UART0_RXD 功能。
- 其余情况均进入正常启动模式，启动加载器跳转至闪存起始地址开始执行。

表 2-2: 启动模式

GPIOD9	复位原因	启动模式
0	上电复位	ISP 模式: GPIOA20 被配置为 UART0_TXD GPIOA21 被配置为 UART0_RXD
0	XRSTn 复位	
0	CPU 系统复位请求	正常启动模式: 从闪存存储器开始运行程序
0	电源过压/欠压	
0	锁相环失锁/时钟检测电路报错	
0	存储器不可修复（多比特）的 ECC 错误	
0	看门狗定时器超时	
1	任何复位	

2.10 互斥锁 (MUTEX)

SPC4268 提供 1 个 MUTEX 单元。其特性如下：

- 支持 256 个互斥锁。
- 支持单周期无等待的总线读字节操作获取互斥锁。
 - 若未被分配，则获取成功，并将其标记为已被占用，并返回成功。
 - 若已被分配，则返回失败。
- 支持单周期无等待的总线写字节操作释放互斥锁。
 - 若由占用该互斥锁的主机发起，则成功释放，并标记为未被占用。
 - 否则不响应。

2.11 平台级中断控制器 (PLIC)

SPC4268 中每个 CPU 集成一个 PLIC。PLIC 支持如下特性：

- 136 个可屏蔽中断（不包括 CPU 内核中的异常、系统嘀嗒定时器中断、不可屏蔽中断）。
- 每个中断提供 16 个可编程中断优先级，支持高优先级抢占执行。
- 支持中断向量模式。
- 支持软件中断。

2.12 直接存储器访问控制器 (DMAC)

SPC4268 包含 3 个 DMA 控制器，用来管理来自外设的存储器访问请求，其特性如下：

- 一共 24 个独立配置的通道，每个通道支持 64 字节的 FIFO。
- 支持存储器之间、外设之间以及存储器与外设之间的传输。
- 源地址和目的地址可配置为递增、递减或者固定不变。
- 支持大小可配置（8 位、16 位、32 位、64 位）的单区块传输，最大 4096 个数据项。
- 48 个可选的硬件握手接口。

2.13 模数转换器 (ADC)

SPC4268 提供 2 个 14 位高速模数转换器，可用于电流采样等电机控制场景，其特性如下：

- 14 位分辨率。
- 80ns 转换时间。
- 1 个差分采样保持电路。
- 模拟信号输入范围：0~3.339V。
- 内置 1.2V 参考电压。
- 输入可来自于 16 个外部 IO 输入、温度传感器、内部电源。
- 支持外部输入开路和短路检测。
- 数字逻辑的时钟使能控制独立可配，最高频率 200MHz。
- 8 个转换控制通道（通道 0 具有最高优先级），触发源、输入信号、采样和转换时间、自动

平均样本数均可独立配置，转换完成后产生独立的转换完成（EOC）事件。

- 支持如下事件触发采样转换请求：
 - 软件
 - 通道转换完成事件
 - PWM 请求信号
 - TIMER 请求信号
 - 外部引脚请求
- 提供 4 个数字后处理单元：
 - 测量从产生转换请求（REQ）到实际采样转换开始的延迟。
 - 与参考值进行比较，参考值大小和比较的极性可配。
 - 对比较结果进行上下限（阈值可配）卡测和过零检测，相应的事件可配置为触发 CPU 中断或者 PWM 封锁。
- 支持 DMA 硬件握手访问转换结果。

关于模数转换器的更多特性，请参考表 5-9。

2.14 温度传感器

SPC4268 提供 1 个温度传感器，其特性如下：

- 产生一个随温度线性变化的电压，内部连接到 ADC 输入端。
- 测量精度：每个 14 位 ADC（见章节 2.13）码值对应于 0.86°C。
- 测量准确度：±10°C
- 测量范围：-40 ~ 125°C

2.15 Sigma-Delta 滤波模块（SDFM）

SPC4268 提供 1 个 SDFM 模块，其特性如下：

- 模块时钟使能控制独立可配，最高频率 200MHz。
- 4 个外部串行输入通道，支持 SPI 或者曼彻斯特编码格式，极性可配。
- 支持每个串行输入通道的采样时钟丢失或数据短路检测。
- 支持 1 个串行通道时钟输出。
- 每个输入通道支持 1 个监视滤波模块，其滤波器类型可配置为：SINCFast、SINC1、SINC2、SINC3，最大过采样率 128。
- 支持 4 个滤波模块：
 - 每个滤波模块对应的输入通道可配。
 - 每个模块支持的滤波器类型可配置为：SINCFast、SINC1、SINC2、SINC3、SINC4、SINC5，最大过采样率 1024。
 - 支持可选后级辅助滤波器，滤波类型固定为 SINC1，最大过采样率 256。
 - 支持数据输出校正、阈值比较。
 - 提供 1 个数据输出 FIFO。
- 支持产生 PWM 封锁事件。
- 支持 DMA 硬件接口访问滤波结果。

2.16 脉宽调制模块（PWM）

SPC4268 提供 12 个 PWM 模块（24 通道输出），可以独立生成复杂的波形而不需要 CPU 参与，其特性如下：

- 模块时钟使能控制独立可配，最高频率 200MHz。
- 专用的 16 位计时器，支持周期和频率控制。
- 每个 PWM 模块产生两路输出，支持单边沿操作、双边沿对称操作或双边沿非对称操作。
- 所有事件均可触发 CPU 中断和 ADC 启动采样转换。
- 支持 PWM 之间输出波形可编程的相位控制，包括延后或提前。
- 支持独立的上升沿和下降沿延时控制的死区生成。
- 支持逐周期或单次的封锁设置，触发封锁的事件包括：
 - 5 个独立可配的来自 GPIO 引脚的信号。
 - ADC 后处理单元输出的 PWM 封锁请求。
 - SDFM 输出的 PWM 封锁请求。
- 封锁事件可以在 PWM 输出端强制保持高、低或高阻抗状态逻辑电平。

2.17 增强型捕获模块（ECAP）

SPC4268 提供 5 个 ECAP 模块，其特性如下：

- 模块时钟使能控制独立可配，最高频率同 CPU；
- 任意 GPIO 均可被配置为捕获引脚。
- 基于 32 位定时器的计数器。
- 4 个 32 位时间标签捕获寄存器。
- 与外部事件同步的 4 级序列器：
 - 单轮捕获模式：在依次完成最多 4 次捕获后停止。
 - 持续捕获模式：在最多 4 个捕获事件之间持续轮流执行。
- 支持绝对时间戳捕获和相对时间戳捕获。
- 支持 3 种捕获引脚模式：
 - 单引脚捕获：4 个捕获事件（捕获边沿独立可配）及对应的时间标签捕获寄存器均用于该引脚。
 - 双引脚捕获：每个引脚分配 2 个捕获事件（捕获边沿独立可配）及对应的时间标签捕获寄存器。
 - 四引脚捕获：每个引脚分配 1 个捕获事件及对应的时间标签捕获寄存器。
- 4 个捕获事件均可触发中断。
- 可被配置为辅助 PWM（APWM）模式，产生简单的 PWM 波形。

2.18 增强型正交编码脉冲模块（EQEP）

SPC4268 提供 4 个 EQEP 模块，其特性如下：

- 模块时钟使能控制独立可配，最高频率 200MHz。
- 支持 3 种脉冲输入：
 - 正交脉冲（Quadrature）：支持最高 16MHz 输入。
 - 脉冲-方向脉冲（Pulse-direction）：支持最高 64MHz 输入。
 - 顺逆时针脉冲（CW/CCW）：支持最高 64MHz 输入。
- 提供 64 位位置计数器，支持线性模式和计圈模式计数。
- 支持自动零刻度定位、计数复位、计数加载以及计数锁存。
- 支持参考位置加载与比较。
- 支持 M 法或 T 法测速。
- 其中 2 个 EQEP 模块具有输出功能，可实现脉冲分频/倍频输出，支持 3 种脉冲输出：
 - 正交脉冲：支持最高 16MHz 输出。
 - 脉冲-方向脉冲：支持最高 64MHz 输出。
 - 顺逆时针脉冲：支持最高 64MHz 输出。

2.19 控制加速单元（CAU）

SPC4268 提供 1 个 CAU 单元，它是一个自定义指令集的微处理器，其特性如下：

- 模块时钟最高频率 200MHz。
- 支持最多 256 条指令。
- 兼容 IEEE 754-2008 版本的单精度浮点加减法、乘法运算。
- 支持正余弦（8 个总线时钟）、开方倒数（12 个总线时钟）和求倒数（13 个总线时钟）运算。
- 可以自动获取 ADC 转换结果。
- 可以由 PWM 触发代码执行。
- 支持如下异常检测：
 - 浮点运算出现 NaN 数据
 - 开根号倒数（ $1/\sqrt{x}$ ）运算的输入为 ± 0 、负数、无穷数
- 支持 1us 的快速电流环运算。

2.20 数字滤波器单元（DFU）

SPC4268 提供一个 DFU 单元。其特性如下：

- 模块时钟最高频率 200MHz。
- 4 通道 16 位输入/输出。
- 支持 ADC 转换结果作为输入数据。
- 支持 32 位定点加法和 16 位定点乘法（结果是 32 位）。

- 支持如下配置：
 - 单通道 FIR 滤波器：最大 127 阶
 - 双通道 FIR 滤波器：最大 63 阶
 - 四通道 FIR 滤波器：最大 31 阶
 - 四通道 IIR 滤波器：最大 31 阶
- 支持 DMA 硬件握手访问滤波结果。
- 支持数据丢失和运算溢出的异常检测。

2.21 通用定时器

SPC4268 提供 6 个通用定时器，其特性如下：

- 模块时钟使能控制独立可配，最高时钟频率 200MHz。
- 32 位的自动重载递减计数器。
- 计数器减至零时，可以配置为产生中断、ADC 采样转换请求事件或者 PWMSYNC 事件。
- 支持 4 种工作模式：
 - 通用定时模式：周期性递减计数。
 - 门控定时模式：由外部引脚电平使能计数。
 - 事件计数模式：对外部引脚边沿事件递减计数。
 - 事件捕获模式：记录周期性计时过程中外部引脚边沿事件发生时对应的时间戳。

2.22 看门狗定时器

SPC4268 为每个 CPU 提供 2 个看门狗定时器，其特性如下：

- 模块时钟的来源、分频和使能控制均独立可配，最高频率同 CPU。
- 32 位的自动重载递减计数器。
- 计数器减至零时，可以产生中断。
- 计数器减至零并且中断标志已置位时，产生复位。
- 在调试模式下，看门狗计数器可以被冻结或者自由运行。

2.23 机器定时器（Machine Timer）

SPC4268 为每一个 CPU 内核提供 1 个机器定时器，其特性如下：

- 64 位递增计数器。
- 计数到设定值时产生可屏蔽的系统中断。

2.24 循环冗余校验（CRC）

SPC4268 提供 1 个硬件 CRC 计算单元，用于验证数据传输或存储的完整性，其特性如下：

- 支持以 8 位或 32 位并行数据流输入。
- 支持多达 2^{32} 个字节长度的 CRC 计算。
- 支持 8 个 CRC 标准多项式。

2.25 高级加密标准引擎（AES）

SPC4268 提供 1 个快速硬件加密和解密引擎，其特性如下：

- 支持多达 5 种块加密模式：ECB、CBC、CTR、CCM、MMO。
- 每种块加密模式都有配置的检查 and 错误的提示。
- 支持 128 位、192 位和 256 位密钥。
- 输入输出均提供 128 位队列。

2.26 EtherCAT 从站控制器（ESC）

SPC4268 提供 1 个 ESC 控制器。其特性如下：

- 提供 3 个 100M MII 通信端口。
- 可处理以下以太网帧：
 - EtherCAT 协议帧
 - 封装在 IP/UDP 中的 EtherCAT 协议帧
 - 具有 VLAN tag 的 EtherCAT 协议帧
 - 普通以太网帧（仅转发和丢弃）
- 支持 32KB 过程数据存储单元。
- 支持 8 个现场总线内存管理单元（FMMU）。
- 支持 8 个同步管理单元（SyncManager）。
- 支持增强链路检查功能。
- 支持 64 位分布式时钟同步功能。
- 支持模拟 EEPROM。

2.27 以太网 MAC 控制器（ETHMAC）

SPC4268 提供 1 个以太网 MAC 控制器，其特性如下：

- 支持 IEEE 802.3-2015 标准。
- 支持接收各类型的以太网帧并写入缓存：
 - 不支持解析以太网帧内封装的上层协议。
- 支持 MII/RMII 接口。
- 支持 10/100Mbps 的数据传输速率。
- 支持半双工和全双工操作。
- 包含 4 组 MAC 地址寄存器用于地址过滤。
- 支持多种灵活的地址过滤模式：
 - 目标地址（DA）过滤
 - 源地址（SA）过滤
 - DA 和 SA 反向地址过滤
 - 64 位哈希过滤（用于单播或多播 DA 地址过滤）
 - 支持混杂模式，无需任何过滤地传递所有帧。

- 支持 DMA 主机接口，用于数据的发送和接收。
- 收发各有 2KB 的 FIFO，均支持 DMA。
- 支持 MDIO 接口。
- 发送和接收数据时自动添加或去除前导码（Preamble）和帧起始符（SFD）。
- 支持发送时自动添加帧校验序列（FCS）和填充位（Padding）。
- 具有发送端 Jabber 超时和接收端看门狗超时机制，用于截断过长的帧。

2.28 通用输入输出（GPIO）

SPC4268 提供多达 128 个多用途的通用输入输出引脚。每个引脚可以由软件配置为输入、输出或外设复用功能，其特性如下：

- 每个 IO 引脚含有可配置的内置上拉和下拉电阻。
- 每个 IO 引脚可以配置为开漏输出模式。
- 每个 IO 引脚含有可使能的输入信号数字滤波器。
- 每个 IO 引脚可被配置为外部中断或事件触发源，触发方式可配置为有效电平或边沿。

2.29 外部引脚中断/事件控制器

SPC4268 提供了灵活的外部引脚中断和事件触发机制。任意 GPIO 引脚均可以被配置为外部中断或事件触发源，一共提供 8 个可屏蔽中断信号。

- 5 号中断：GPIOA0~GPIOA31 任意引脚上检测到有效电平。
- 6 号中断：GPIOB0~GPIOB31 任意引脚上检测到有效电平。
- 7 号中断：GPIOC0~GPIOC31 任意引脚上检测到有效电平。
- 8 号中断：GPIOD0~GPIOD31 任意引脚上检测到有效电平。
- 9 号中断：GPIOA0~GPIOA31 任意引脚上检测到有效边沿。
- 10 号中断：GPIOB0~GPIOB31 任意引脚上检测到有效边沿。
- 11 号中断：GPIOC0~GPIOC31 任意引脚上检测到有效边沿。
- 12 号中断：GPIOD0~GPIOD31 任意引脚上检测到有效边沿。

2.30 通用异步收发器（UART）

SPC4268 提供 6 个 UART 模块，其特性如下：

- 模块时钟使能控制独立可配，最高频率 200MHz。
- 支持在串行数据中增加或删除标准异步通信位（开始，停止和奇偶）。
- 5 - 8 个数据位。
- 偶，奇或无奇偶检测。
- 支持 1 个、1.5 个以及 2 个停止位生成。
- 支持最高波特率为时钟频率的 1/16。

- 自动波特率检测。
- 收发各有 4 字节的 FIFO，均支持 DMA 硬件握手。

2.31 串行外设接口 (SPI)

SPC4268 提供 6 个 SPI 模块，其特性如下：

- 模块时钟使能和分频控制独立可配，最高频率 200MHz。
- 串行时钟最高 30MHz，即最高 30Mbps 通信速率。
- 支持四线制全双工、四线制半双工、三线制半双工。
- 支持主机、从机、监控模式。
- 4 到 32 位可变长度传输帧格式选择。
- 数据流顺序可配置为高位优先或低位优先。
- 可编程时钟极性和相位。
- 收发各有 16x32 位的 FIFO，均支持 DMA 硬件握手。

2.32 内部集成总线 (I2C)

SPC4268 提供 2 个 I2C 模块，其特性如下：

- 模块时钟使能和分频控制独立可配，最高频率 200MHz。
- 3 种速率：标准模式 (100kbps)、快速模式 (400kbps/1Mbps)、高速模式 (3.4Mbps)。
- 主或从模式。
- 7 位或 10 位寻址模式。
- 7 位或 10 位组合格式传输。
- 支持时钟拉伸。
- 支持发送异常中止的侦测。
- 收发各有 4 字节的 FIFO，均支持 DMA 硬件握手。

2.33 控制器局域网总线 (CAN)

SPC4268 提供 2 个 CAN 模块，其特性如下：

- 模块时钟使能和分频控制独立可配，最高频率 200MHz。
- 支持 ISO-11898-1:2015 标准，相应的帧格式为经典 CAN 和 ISO-FDCAN。
- 兼容 BOSCH CAN2.0B 标准。
- 支持 BOSCH FDCAN V1.0 标准，相应的帧格式为 NONISO-FDCAN。
- 支持 CAN 总线掉线自动恢复。
- 支持发送失败时的自动重传。
- 支持限制模式、监视模式、测试模式。
- 支持 64 个信箱，每个有独立的 ID 过滤规则。

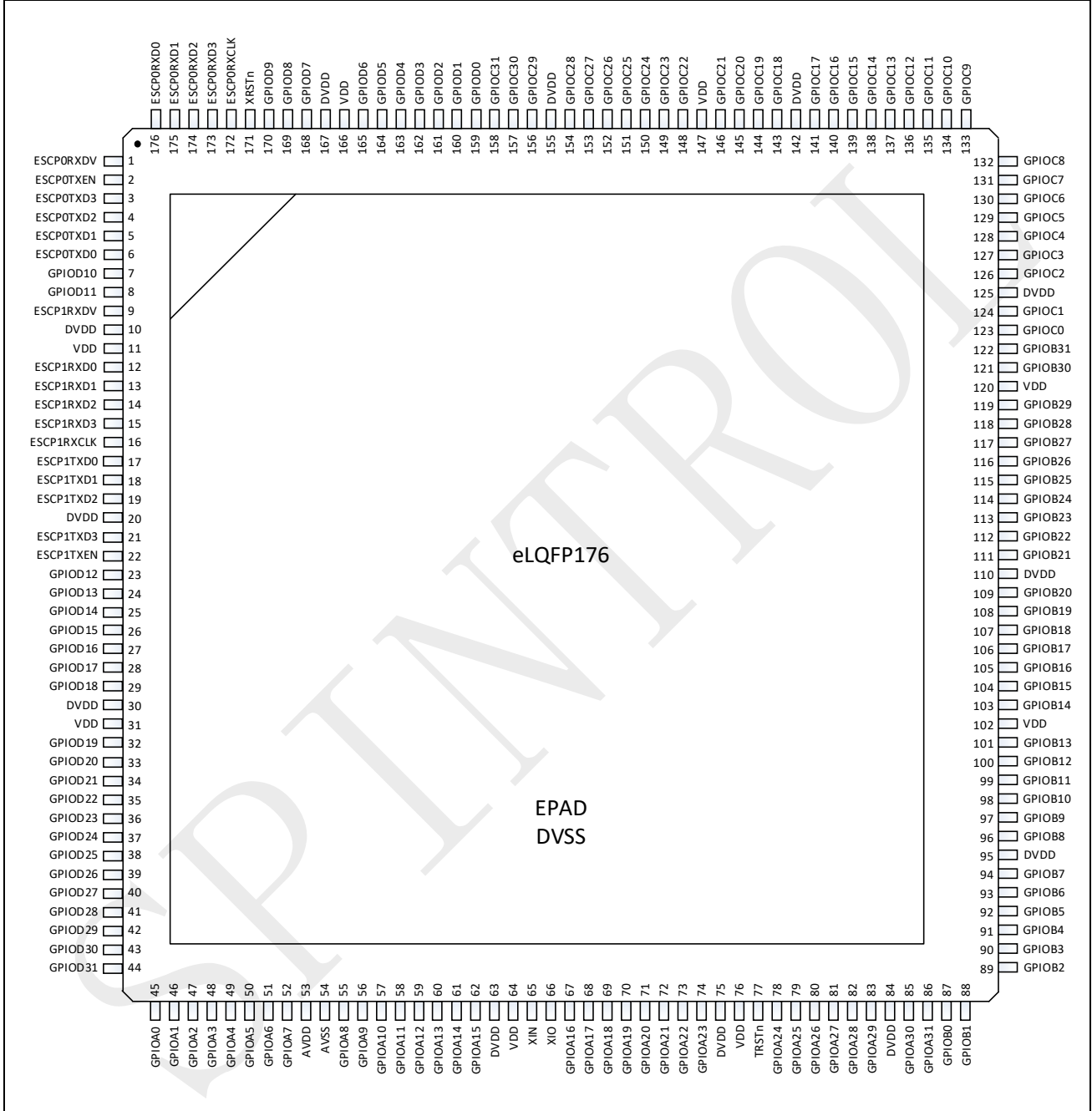
- 支持远程帧的自动响应。
- 支持 CAN 总线错误的记录。
- 支持 32 位时间戳。
- 需要外部 CAN 收发器将其连接到物理层（CAN 总线）。

SPIN TROL

3 引脚排列和引脚说明

3.1 eLQFP176

图 3-1: SPC4268 eLQFP176 引脚排列



[1] 上图为封装俯视图。

表 3-1: SPC4268 eLQFP176 引脚定义

引脚	信号	类型 ^[1]	描述
1	UART1_RXD	I	UART1 接收数据
	ESC_PORXDV	I	ESC 端口 0 接收数据有效
	ECAP2_APWM	O	ECAP2 的 APWM 模式输出
2	UART2_TXD	O	UART2 发送数据
	ESC_POTXEN	O	ESC 端口 0 发送数据使能
	PWM_REQA	O	PWM_REQA 输出监测
3	UART2_RXD	I	UART2 接收数据
	ESC_POTXD3	O	ESC 端口 0 发送数据 3
	PWM_REQB	O	PWM_REQB 输出监测
4	UART3_TXD	O	UART3 发送数据
	ESC_POTXD2	O	ESC 端口 0 发送数据 2
	PWM_REQC	O	PWM_REQC 输出监测
5	UART3_RXD	I	UART3 接收数据
	ESC_POTXD1	O	ESC 端口 0 发送数据 1
	SDFM_SCK0	I/O	SDFM 串行通道 0 时钟输入/输出
	EQEP0_AO	O	EQEP0 正交信号 A 输出
6	UART4_TXD	O	UART4 发送数据
	ESC_POTXD0	O	ESC 端口 0 发送数据 0
	SDFM_SDA0	I	SDFM 串行通道 0 数据输入
	EQEP0_BO	O	EQEP0 正交信号 B 输出
7	GPIOD10	I/O	通用输入/输出 D10
	ESC_MDC	O	ESC 管理时钟输出 (接 PHY)
	SDFM_SCK1	I	SDFM 串行通道 1 时钟输入
	EQEP0_ZO	O	EQEP0 过零信号 Z 输出
8	GPIOD11	I/O	通用输入/输出 D11
	ESC_MDIO	I/O	ESC 管理数据输入/输出 (接 PHY)
	SDFM_SDA1	I	SDFM 串行通道 1 数据输入
	EQEP0_SO	O	EQEP0 闸门信号 S 输出
9	UART4_RXD	I	UART4 接收数据
	ESC_P1RXDV	I	ESC 端口 1 接收数据有效
	SDFM_SCK2	I	SDFM 串行通道 2 时钟输入
	EQEP1_AO	O	EQEP1 正交信号 A 输出
10	DVDD	P	3.3V 数字电源, 放置 100nF 旁路电容到 DVSS。
11	VDD	P	1.2V 数字电源, 放置 100nF 旁路电容到 DVSS。
12	UART5_TXD	O	UART5 发送数据
	ESC_P1RXD0	I	ESC 端口 1 接收数据 0
	SDFM_SDA2	I	SDFM 串行通道 2 数据输入
	EQEP1_BO	O	EQEP1 正交信号 B 输出
13	UART5_RXD	I	UART5 接收数据
	ESC_P1RXD1	I	ESC 端口 1 接收数据 1
	SDFM_SCK3	I	SDFM 串行通道 3 时钟输入
	EQEP1_ZO	O	EQEP1 过零信号 Z 输出

引脚	信号	类型 ^[1]	描述
14	CAN0_TXD	O	CAN0 发送数据
	ESC_P1RXD2	I	ESC 端口 1 接收数据 2
	SDFM_SDA3	I	SDFM 串行通道 3 数据输入
	EQEP1_SO	O	EQEP1 闸门信号 S 输出
15	CAN0_RXD	I	CAN0 接收数据
	ESC_P1RXD3	I	ESC 端口 1 接收数据 3
16	CAN1_TXD	O	CAN1 发送数据
	ESC_P1RXCLK	I	ESC 端口 1 接收时钟
17	CAN1_RXD	I	CAN1 接收数据
	ESC_P1TXD0	O	ESC 端口 1 发送数据 0
18	UART2_TXD	O	UART2 发送数据
	ESC_P1TXD1	O	ESC 端口 1 发送数据 1
	SDFM_CO00	O	SDFM 比较器 0 输出 0
19	UART2_RXD	I	UART2 接收数据
	ESC_P1TXD2	O	ESC 端口 1 发送数据 2
	SDFM_CO01	O	SDFM 比较器 0 输出 1
20	DVDD	P	3.3V 数字电源，放置 100nF 旁路电容到 DVSS。
21	I2C0_SDA	I/O	I2C0 数据输入/输出
	ESC_P1TXD3	O	ESC 端口 1 发送数据 3
	SDFM_CO02	O	SDFM 比较器 0 输出 2
22	I2C0_SCL	I/O	I2C0 时钟输入/输出
	ESC_P1TXEN	O	ESC 端口 1 发送使能
	SDFM_CO03	O	SDFM 比较器 0 输出 3
23	GPIOD12	I/O	通用输入/输出 D12
	ESC_P1LINK	I	ESC 端口 1 链路连接输入
	SDFM_CO10	O	SDFM 比较器 1 输出 0
24	GPIOD13	I/O	通用输入/输出 D13
	ESC_P1RXERR	I	ESC 端口 1 接收错误输入
	SDFM_CO11	O	SDFM 比较器 1 输出 1
25	GPIOD14	I/O	通用输入/输出 D14
	ESC_PHYCLK25	O	ESC 25MHz 时钟输出（接 PHY）
	SDFM_CO12	O	SDFM 比较器 1 输出 2
26	GPIOD15	I/O	通用输入/输出 D15
	ESC_POLINK	I	ESC 端口 0 链路连接输入
	PWM_SYNC	O	PWM 同步信号输出监测
	SDFM_CO13	O	SDFM 比较器 1 输出 3
27	GPIOD16	I/O	通用输入/输出 D16
	ESC_PHYRST	O	ESC 复位输出（接 PHY）
	EQEP3_AI	I	EQEP3 正交信号 A 输入
28	GPIOD17	I/O	通用输入/输出 D17
	ESC_PORXERR	I	ESC 端口 0 接收错误输入
	EQEP3_BI	I	EQEP3 正交信号 B 输入

引脚	信号	类型 ^[1]	描述
29	GPIOD18	I/O	通用输入/输出 D18
	ESC_P0TXCLK	I	ESC 端口 0 发送时钟
	EQEP3_ZI	I	EQEP3 过零信号 Z 输入
30	DVDD	P	3.3V 数字电源, 放置 100nF 旁路电容到 DVSS。
31	VDD	P	1.2V 数字电源, 放置 100nF 旁路电容到 DVSS。
32	GPIOD19	I/O	通用输入/输出 D19
	ESC_P1TXCLK	I	ESC 端口 1 发送时钟
	EQEP3_SI	I	EQEP3 闸门信号 S 输入
33	GPIOD20	I/O	通用输入/输出 D20
	SPI5_MOSI	I/O	SPI5 数据主机输出/从机输入
	SDFM_SCK0	I/O	SDFM 串行通道 0 时钟输入/输出
	UART2_TXD	O	UART2 发送数据
34	GPIOD21	I/O	通用输入/输出 D21
	SPI5_MISO	I/O	SPI5 数据主机输入/从机输出
	SDFM_SDA0	I	SDFM 串行通道 0 数据输入
	UART2_RXD	I	UART2 接收数据
35	GPIOD22	I/O	通用输入/输出 D22
	SPI5_SFRM	I/O	SPI5 片选输入/输出
	SDFM_SCK1	I	SDFM 串行通道 1 时钟输入
	CAN0_TXD	O	CAN0 发送数据
36	GPIOD23	I/O	通用输入/输出 D23
	SPI5_SCLK	I/O	SPI5 时钟输入/输出
	SDFM_SDA1	I	SDFM 串行通道 1 数据输入
	CAN0_RXD	I	CAN0 接收数据
37	GPIOD24	I/O	通用输入/输出 D24
	PWM9A	O	PWM9 输出 A
	EQEP3_AI	I	EQEP3 正交信号 A 输入
	UART3_TXD	O	UART3 发送数据
38	GPIOD25	I/O	通用输入/输出 D25
	PWM9B	O	PWM9 输出 B
	EQEP3_BI	I	EQEP3 正交信号 B 输入
	UART3_RXD	I	UART3 接收数据
39	GPIOD26	I/O	通用输入/输出 D26
	PWM10A	O	PWM10 输出 A
	EQEP3_ZI	I	EQEP3 过零信号 Z 输入
	UART4_TXD	O	UART4 发送数据
40	GPIOD27	I/O	通用输入/输出 D27
	PWM10B	O	PWM10 输出 B
	EQEP3_SI	I	EQEP3 闸门信号 S 输入
	UART4_RXD	I	UART4 接收数据

引脚	信号	类型 ^[1]	描述
41	GPIOD28	I/O	通用输入/输出 D28
	PWM11A	O	PWM11 输出 A
	I2C1_SDA	I/O	I2C1 数据输入/输出
	UART5_TXD	O	UART5 发送数据
42	GPIOD29	I/O	通用输入/输出 D29
	PWM11B	O	PWM11 输出 B
	I2C1_SCL	I/O	I2C1 时钟输入/输出
	UART5_RXD	I	UART5 接收数据
43	GPIOD30	I/O	通用输入/输出 D30
	CAN1_TXD	O	CAN1 发送数据
	SDFM_SCK0	I/O	SDFM 串行通道 0 时钟输入/输出
	ECAP0_APWM	O	ECAP0 的 APWM 模式输出
44	GPIOD31	I/O	通用输入/输出 D31
	CAN1_RXD	I	CAN1 接收数据
	SDFM_SDA0	I	SDFM 串行通道 0 数据输入
	ECAP1_APWM	O	ECAP1 的 APWM 模式输出
45	GPIOA0	I/O	通用输入/输出 A0
	SDFM_SCK0	I/O	SDFM 串行通道 0 时钟输入/输出
	SPIO_MOSI	I/O	SPIO 数据主机输出/从机输入
	ANA_IN0	AI	模拟输入通道 0
46	GPIOA1	I/O	通用输入/输出 A1
	SDFM_SDA0	I	SDFM 串行通道 0 数据输入
	SPIO_MISO	I/O	SPIO 数据主机输入/从机输出
	ANA_IN1	AI	模拟输入通道 1
47	GPIOA2	I/O	通用输入/输出 A2
	SDFM_SCK1	I	SDFM 串行通道 1 时钟输入
	SPIO_SFRM	I/O	SPIO 片选输入/输出
	ANA_IN2	AI	模拟输入通道 2
48	GPIOA3	I/O	通用输入/输出 A3
	SDFM_SDA1	I	SDFM 串行通道 1 数据输入
	SPIO_SCLK	I/O	SPIO 时钟输入/输出
	ANA_IN3	AI	模拟输入通道 3
49	GPIOA4	I/O	通用输入/输出 A4
	EQEP0_AI	I	EQEP0 正交信号 A 输入
	ANA_IN4	AI	模拟输入通道 4
50	GPIOA5	I/O	通用输入/输出 A5
	EQEP0_BI	I	EQEP0 正交信号 B 输入
	ANA_IN5	AI	模拟输入通道 5
51	GPIOA6	I/O	通用输入/输出 A6
	EQEP0_ZI	I	EQEP0 过零信号 Z 输入
	ANA_IN6	AI	模拟输入通道 6

引脚	信号	类型 ^[1]	描述
52	GPIOA7	I/O	通用输入/输出 A7
	EQEP0_SI	I	EQEP0 闸门信号 S 输入
	ANA_IN7	AI	模拟输入通道 7
53	AVDD	P	3.3V 模拟电源，放置 100nF 旁路电容到 DVSS。
54	AVSS	G	模拟地
55	GPIOA8	I/O	通用输入/输出 A8
	SDFM_SCK2	I	SDFM 串行通道 2 时钟输入
	SPI1_MOSI	I/O	SPI1 数据主机输出/从机输入
	ANA_IN8	AI	模拟输入通道 8
56	GPIOA9	I/O	通用输入/输出 A9
	SDFM_SDA2	I	SDFM 串行通道 2 数据输入
	SPI1_MISO	I/O	SPI1 数据主机输入/从机输出
	ANA_IN9	AI	模拟输入通道 9
57	GPIOA10	I/O	通用输入/输出 A10
	SDFM_SCK3	I	SDFM 串行通道 3 时钟输入
	SPI1_SFRM	I/O	SPI1 片选输入/输出
	ANA_IN10	AI	模拟输入通道 10
58	GPIOA11	I/O	通用输入/输出 A11
	SDFM_SDA3	I	SDFM 串行通道 3 数据输入
	SPI1_SCLK	I/O	SPI1 时钟输入/输出
	ANA_IN11	AI	模拟输入通道 11
59	GPIOA12	I/O	通用输入/输出 A12
	EQEP1_AI	I	EQEP1 正交信号 A 输入
	ANA_IN12	AI	模拟输入通道 12
60	GPIOA13	I/O	通用输入/输出 A13
	EQEP1_BI	I	EQEP1 正交信号 B 输入
	ANA_IN13	AI	模拟输入通道 13
61	GPIOA14	I/O	通用输入/输出 A14
	EQEP1_ZI	I	EQEP1 过零信号 Z 输入
	ANA_IN14	AI	模拟输入通道 14
62	GPIOA15	I/O	通用输入/输出 A15
	EQEP1_SI	I	EQEP1 闸门信号 S 输入
	ANA_IN15	AI	模拟输入通道 15
	CLKDET_DCLK	O	CLKDET 模块待检时钟输出监测
63	DVDD	P	3.3V 数字电源，放置 100nF 旁路电容到 DVSS。
64	VDD	P	1.2V 数字电源，放置 100nF 旁路电容到 DVSS。
65	XIN	AI/I	外部振荡器输入
66	XIO	AI/AO	外部振荡器输入/输出
67	GPIOA16	I/O	通用输入/输出 A16
	ESC_SYNC1	O	ESC 同步信号 SYNC1 输出
	CAN0_TXD	O	CAN0 发送数据
	SDFM_SCK1	I	SDFM 串行通道 1 时钟输入

引脚	信号	类型 ^[1]	描述
68	GPIOA17	I/O	通用输入/输出 A17
	ESC_LATCHIN0	I	ESC 锁存信号 LATCHIN0 输入
	CAN0_RXD	I	CAN0 接收数据
	SDFM_SDA1	I	SDFM 串行通道 1 数据输入
69	GPIOA18	I/O	通用输入/输出 A18
	ESC_LATCHIN1	I	ESC 锁存信号 LATCHIN1 输入
	CAN1_TXD	O	CAN1 发送数据
	SDFM_SCK2	I	SDFM 串行通道 2 时钟输入
70	GPIOA19	I/O	通用输入/输出 A19
	ESC_LEDPOACT	O	ESC 端口 0 链路活动指示灯信号
	CAN1_RXD	I	CAN1 接收数据
	SDFM_SDA2	I	SDFM 串行通道 2 数据输入
71	GPIOA20	I/O	通用输入/输出 A20
	ESC_LEDERR	O	ESC 错误指示灯信号
	UART0_TXD	O	UART0 发送数据
	SDFM_SCK3	I	SDFM 串行通道 3 时钟输入
72	GPIOA21	I/O	通用输入/输出 A21
	ESC_LED RUN	O	ESC 从站运行指示灯信号
	UART0_RXD	I	UART0 接收数据
	SDFM_SDA3	I	SDFM 串行通道 3 数据输入
73	GPIOA22	I/O	通用输入/输出 A22
	ESC_LED P1ACT	O	ESC 端口 1 链路活动指示灯信号
	UART1_TXD	O	UART1 发送数据
	SDFM_SDA0	I	SDFM 串行通道 0 数据输入
74	GPIOA23	I/O	通用输入/输出 A23
	ESC_SYNC0	O	ESC 同步信号输出 SYNC0
	UART1_RXD	I	UART1 接收数据
	SDFM_SCK0	I/O	SDFM 串行通道 0 时钟输入/输出
75	DVDD	P	3.3V 数字电源，放置 100nF 旁路电容到 DVSS。
76	VDD	P	1.2 数字电源，放置 100nF 旁路电容到 DVSS。
77	TRSTn	I	调试复位引脚，内部下拉到 DVSS，低电平时复位调试功能，高电平时参考 章节 2.1.1 配置 GPIOA24 和 GPIOA25 功能。
78	GPIOA24	I/O	通用输入/输出 A24
	I2C0_SDA	I/O	I2C0 数据输入/输出
	DP_TCK	I	调试接口时钟输入（TRSTn 引脚为高时，固定为本功能）
79	GPIOA25	I/O	通用输入/输出 A25
	I2C0_SCL	I/O	I2C0 时钟输入/输出
	DP_TMS	I/O	调试接口数据（TRSTn 引脚为高时，固定为本功能）
80	GPIOA26	I/O	通用输入/输出 A26
	PWM0A	O	PWM0 输出 A
	UART2_TXD	O	UART2 发送数据

引脚	信号	类型 ^[1]	描述
81	GPIOA27	I/O	通用输入/输出 A27
	PWM0B	O	PWM0 输出 B
	UART2_RXD	I	UART2 接收数据
82	GPIOA28	I/O	通用输入/输出 A28
	PWM1A	O	PWM1 输出 A
	UART3_TXD	O	UART3 发送数据
83	GPIOA29	I/O	通用输入/输出 A29
	PWM1B	O	PWM1 输出 B
	UART3_RXD	I	UART3 接收数据
84	DVDD	P	3.3V 数字电源，放置 100nF 旁路电容到 DVSS。
85	GPIOA30	I/O	通用输入/输出 A30
	PWM2A	O	PWM2 输出 A
	I2C0_SDA	I/O	I2C0 数据输入/输出
86	GPIOA31	I/O	通用输入/输出 A31
	PWM2B	O	PWM2 输出 B
	I2C0_SCL	I/O	I2C0 时钟输入/输出
87	GPIOB0	I/O	通用输入/输出 B0
	SPI2_SFRM	I/O	SPI2 片选输入/输出
	SDFM_SCK0	I/O	SDFM 串行通道 0 时钟输入/输出
	EQEP0_AO	O	EQEP0 正交信号 A 输出
88	GPIOB1	I/O	通用输入/输出 B1
	SPI2_MOSI	I/O	SPI2 数据主机输出/从机输入
	SDFM_SDA0	I	SDFM 串行通道 0 数据输入
	EQEP0_BO	O	EQEP0 正交信号 B 输出
89	GPIOB2	I/O	通用输入/输出 B2
	SPI2_MISO	I/O	SPI2 数据主机输入/从机输出
	SDFM_SCK1	I	SDFM 串行通道 1 时钟输入
	EQEP0_SO	O	EQEP0 闸门信号 S 输出
90	GPIOB3	I/O	通用输入/输出 B3
	SPI2_SCLK	I/O	SPI2 时钟输入/输出
	SDFM_SDA1	I	SDFM 串行通道 1 数据输入
	EQEP0_ZO	O	EQEP0 过零信号 Z 输出
91	GPIOB4	I/O	通用输入/输出 B4
	PWM3A	O	PWM3 输出 A
	SPI2_SCLK	I/O	SPI2 时钟输入/输出
92	GPIOB5	I/O	通用输入/输出 B5
	PWM3B	O	PWM3 输出 B
	SPI2_MOSI	I/O	SPI2 数据主机输出/从机输入
93	GPIOB6	I/O	通用输入/输出 B6
	PWM4A	O	PWM4 输出 A
	SPI2_MISO	I/O	SPI2 数据主机输入/从机输出

引脚	信号	类型 ^[1]	描述
94	GPIOB7	I/O	通用输入/输出 B7
	PWM4B	O	PWM4 输出 B
	SPI2_SFRM	I/O	SPI2 片选输入/输出
95	DVDD	P	3.3V 数字电源，放置 100nF 旁路电容到 DVSS。
96	GPIOB8	I/O	通用输入/输出 B8
	PWM5A	O	PWM5 输出 A
	I2C1_SDA	I/O	I2C1 数据输入/输出
97	GPIOB9	I/O	通用输入/输出 B9
	PWM5B	O	PWM5 输出 B
	I2C1_SCL	I/O	I2C1 时钟输入/输出
98	GPIOB10	I/O	通用输入/输出 B10
	SPI3_SCLK	I/O	SPI3 时钟输入/输出
	SDFM_SCK2	I	SDFM 串行通道 2 时钟输入
	EQEP1_AO	O	EQEP1 正交信号 A 输出
99	GPIOB11	I/O	通用输入/输出 B11
	SPI3_SFRM	I/O	SPI3 片选输入/输出
	SDFM_SDA2	I	SDFM 串行通道 2 数据输入
	EQEP1_BO	O	EQEP1 正交信号 B 输出
100	GPIOB12	I/O	通用输入/输出 B12
	SPI3_MISO	I/O	SPI3 数据主机输入/从机输出
	SDFM_SCK3	I	SDFM 串行通道 3 时钟输入
	EQEP1_ZO	O	EQEP1 过零信号 Z 输出
101	GPIOB13	I/O	通用输入/输出 B13
	SPI3_MOSI	I/O	SPI3 数据主机输出/从机输入
	SDFM_SDA3	I	SDFM 串行通道 3 数据输入
	EQEP1_SO	O	EQEP1 闸门信号 S 输出
102	VDD	P	1.2V 数字电源，放置 100nF 旁路电容到 DVSS。
103	GPIOB14	I/O	通用输入/输出 B14
	EMIF_FRDY	I	EMIF 闪存就绪状态输入
	ETH_TCLK	I	ETH 发送时钟
	UART1_TXD	O	UART1 发送数据
	I2C0_SDA	I/O	I2C0 数据输入/输出
104	GPIOB15	I/O	通用输入/输出 B15
	EMIF_FCEB	O	EMIF 闪存使能输出（低电平有效）
	ETH_RCLK	I	ETH 接收时钟
	UART1_RXD	I	UART1 接收数据
	I2C0_SCL	I/O	I2C0 时钟输入/输出
105	GPIOB16	I/O	通用输入/输出 B16
	EMIF_SCEB	O	EMIF SRAM 使能输出（低电平有效）
	ETH_MDC	O	ETH 管理时钟输出（接 PHY）
	ECAPO_APWM	O	ECAPO 的 APWM 模式输出
	I2C1_SDA	I/O	I2C1 数据输入/输出

引脚	信号	类型 ^[1]	描述
106	GPIOB17	I/O	通用输入/输出 B17
	EMIF_REB	O	EMIF 读使能输出（低电平有效）
	ETH_MDIO	I/O	ETH 管理数据输入/输出（接 PHY）
	ECAP1_APWM	O	ECAP1 的 APWM 模式输出
	I2C1_SCL	I/O	I2C1 时钟输入/输出
107	GPIOB18	I/O	通用输入/输出 B18
	EMIF_BHEB/ALE	O	SRAM 高字节数据使能（低电平有效） 闪存地址锁存使能（高电平有效）
	ETH_PPS	O	ETH 每秒脉冲输出
	ECAP2_APWM	O	ECAP2 的 APWM 模式输出
108	GPIOB19	I/O	通用输入/输出 B19
	EMIF_BLEB/CLE	O	SRAM 低字节数据使能（低电平有效） 闪存命令锁存使能（高电平有效）
	ETH_RXDV	I	ETH 接收有效
	ECAP3_APWM	O	ECAP3 的 APWM 模式输出
109	GPIOB20	I/O	通用输入/输出 B20
	EMIF_WEB	O	EMIF 写使能输出（低电平有效）
	ETH_RXER	I	ETH 接收错误输入
	ECAP4_APWM	O	ECAP4 的 APWM 模式输出
110	DVDD	P	3.3V 数字电源， 放置 100nF 旁路电容到 DVSS。
111	GPIOB21	I/O	通用输入/输出 B21
	EMIF_D0	I/O	EMIF 数据输入/输出 0
	ETH_RXD3	I	ETH 接收数据 3
112	GPIOB22	I/O	通用输入/输出 B22
	EMIF_D1	I/O	EMIF 数据输入/输出 1
	ETH_RXD2	I	ETH 接收数据 2
113	GPIOB23	I/O	通用输入/输出 B23
	EMIF_D2	I/O	EMIF 数据输入/输出 2
	ETH_RXD1	I	ETH 接收数据 1
114	GPIOB24	I/O	通用输入/输出 B24
	EMIF_D3	I/O	EMIF 数据输入/输出 3
	ETH_RXD0	I	ETH 接收数据 0
115	GPIOB25	I/O	通用输入/输出 B25
	EMIF_D4	I/O	EMIF 数据输入/输出 4
	ETH_CRS	I	ETH 载波侦听输入
116	GPIOB26	I/O	通用输入/输出 B26
	EMIF_D5	I/O	EMIF 数据输入/输出 5
	ETH_COL	I	ETH 冲突检测输入
117	GPIOB27	I/O	通用输入/输出 B27
	EMIF_D6	I/O	EMIF 数据输入/输出 6
	ETH_TXEN	O	ETH 发送数据使能

引脚	信号	类型 ^[1]	描述
118	GPIOB28	I/O	通用输入/输出 B28
	EMIF_D7	I/O	EMIF 数据输入/输出 7
	ETH_TXER	O	ETH 发送错误输出
119	GPIOB29	I/O	通用输入/输出 B29
	EMIF_D8	I/O	EMIF 数据输入/输出 8
	ETH_TXD3	O	ETH 发送数据 3
120	VDD	P	1.2V 数字电源, 放置 100nF 旁路电容到 DVSS。
121	GPIOB30	I/O	通用输入/输出 B30
	EMIF_D9	I/O	EMIF 数据输入/输出 9
	ETH_TXD2	O	ETH 发送数据 2
122	GPIOB31	I/O	通用输入/输出 B31
	EMIF_D10	I/O	EMIF 数据输入/输出 10
	ETH_TXD1	O	ETH 发送数据 1
123	GPIOC0	I/O	通用输入/输出 C0
	EMIF_D11	I/O	EMIF 数据输入/输出 11
	ETH_TXD0	O	ETH 发送数据 0
124	GPIOC1	I/O	通用输入/输出 C1
	EMIF_D12	I/O	EMIF 数据输入/输出 12
	UART4_TXD	O	UART4 发送数据
125	DVDD	P	3.3V 数字电源, 放置 100nF 旁路电容到 DVSS。
126	GPIOC2	I/O	通用输入/输出 C2
	EMIF_D13	I/O	EMIF 数据输入/输出 13
	UART4_RXD	I	UART4 接收数据
	SDFM_CO00	O	SDFM 比较器 0 输出 0
127	GPIOC3	I/O	通用输入/输出 C3
	EMIF_D14	I/O	EMIF 数据输入/输出 14
	UART5_TXD	O	UART5 发送数据
	SDFM_CO01	O	SDFM 比较器 0 输出 1
128	GPIOC4	I/O	通用输入/输出 C4
	EMIF_D15	I/O	EMIF 数据输入/输出 15
	UART5_RXD	I	UART5 接收数据
	SDFM_CO02	O	SDFM 比较器 0 输出 2
129	GPIOC5	I/O	通用输入/输出 C5
	EMIF_A4	O	EMIF SRAM 地址输出 4
	CAN0_TXD	O	CAN0 发送数据
	SDFM_CO03	O	SDFM 比较器 0 输出 3
130	GPIOC6	I/O	通用输入/输出 C6
	EMIF_A3	O	EMIF SRAM 地址输出 3
	CAN0_RXD	I	CAN0 接收数据
	EQEP0_AO	O	EQEP0 正交信号 A 输出

引脚	信号	类型 ^[1]	描述
131	GPIOC7	I/O	通用输入/输出 C7
	EMIF_A2	O	EMIF SRAM 地址输出 2
	CAN1_TXD	O	CAN1 发送数据
	EQEP0_BO	O	EQEP0 正交信号 B 输出
132	GPIOC8	I/O	通用输入/输出 C8
	EMIF_A1	O	EMIF SRAM 地址输出 1
	CAN1_RXD	I	CAN1 接收数据
	EQEP0_ZO	O	EQEP0 过零信号 Z 输出
133	GPIOC9	I/O	通用输入/输出 C9
	EMIF_A0	O	EMIF SRAM 地址输出 0
	SDFM_SCK0	I/O	SDFM 串行通道 0 时钟输入/输出
	EQEP0_SO	O	EQEP0 闸门信号 S 输出
134	GPIOC10	I/O	通用输入/输出 C10
	EMIF_A5	O	EMIF SRAM 地址输出 5
	SDFM_SDA0	I	SDFM 串行通道 0 数据输入
	EQEP1_AO	O	EQEP1 正交信号 A 输出
135	GPIOC11	I/O	通用输入/输出 C11
	EMIF_A6	O	EMIF SRAM 地址输出 6
	SDFM_SCK1	I	SDFM 串行通道 1 时钟输入
	EQEP1_BO	O	EQEP1 正交信号 B 输出
136	GPIOC12	I/O	通用输入/输出 C12
	EMIF_A7	O	EMIF SRAM 地址输出 7
	SDFM_SDA1	I	SDFM 串行通道 1 数据输入
	EQEP1_ZO	O	EQEP1 过零信号 Z 输出
137	GPIOC13	I/O	通用输入/输出 C13
	EMIF_A8	O	EMIF SRAM 地址输出 8
	SDFM_SCK2	I	SDFM 串行通道 2 时钟输入
	EQEP1_SO	O	EQEP1 闸门信号 S 输出
138	GPIOC14	I/O	通用输入/输出 C14
	EMIF_A9	O	EMIF SRAM 地址输出 9
	SDFM_SDA2	I	SDFM 串行通道 2 数据输入
139	GPIOC15	I/O	通用输入/输出 C15
	EMIF_A10	O	EMIF SRAM 地址输出 10
	SDFM_SCK3	I	SDFM 串行通道 3 时钟输入
140	GPIOC16	I/O	通用输入/输出 C16
	EMIF_A11	O	EMIF SRAM 地址输出 11
	SDFM_SDA3	I	SDFM 串行通道 3 数据输入
141	GPIOC17	I/O	通用输入/输出 C17
	EMIF_A12	O	EMIF SRAM 地址输出 12
	SPI4_MOSI	I/O	SPI4 数据主机输出/从机输入
142	DVDD	P	3.3V 数字电源，放置 100nF 旁路电容到 DVSS。

引脚	信号	类型 ^[1]	描述
143	GPIOC18	I/O	通用输入/输出 C18
	EMIF_A13	O	EMIF SRAM 地址输出 13
	SPI4_MISO	I/O	SPI4 数据主机输入/从机输出
	SDFM_CO10	O	SDFM 比较器 1 输出 0
144	GPIOC19	I/O	通用输入/输出 C19
	EMIF_A14	O	EMIF SRAM 地址输出 14
	SPI4_SFRM	I/O	SPI4 片选输入/输出
	SDFM_CO11	O	SDFM 比较器 1 输出 1
145	GPIOC20	I/O	通用输入/输出 C20
	EMIF_A15	O	EMIF SRAM 地址输出 15
	SPI4_SCLK	I/O	SPI4 时钟输入/输出
	UART4_TXD	O	UART4 发送数据
	SDFM_CO12	O	SDFM 比较器 1 输出 2
146	GPIOC21	I/O	通用输入/输出 C21
	EMIF_A19	O	EMIF SRAM 地址输出 19
	PWM_SYNC	O	PWM 同步信号输出监测
	UART4_RXD	I	UART4 接收数据
	SDFM_CO13	O	SDFM 比较器 1 输出 3
147	VDD	P	1.2V 数字电源，放置 100nF 旁路电容到 DVSS。
148	GPIOC22	I/O	通用输入/输出 C22
	EMIF_A18	O	EMIF SRAM 地址输出 18
	PWM_REQA	O	PWM_REQA 输出监测
	UART5_TXD	O	UART5 发送数据
	PWM_SYNC	O	PWM 同步信号输出监测
149	GPIOC23	I/O	通用输入/输出 C23
	EMIF_A17	O	EMIF SRAM 地址输出 17
	PWM_REQB	O	PWM_REQB 输出监测
	UART5_RXD	I	UART5 接收数据
	CAN0_TXD	O	CAN0 发送数据
150	GPIOC24	I/O	通用输入/输出 C24
	EMIF_A16	O	EMIF SRAM 地址输出 16
	PWM_REQC	O	PWM_REQC 输出监测
	ESC_P2RXERR	I	ESC 端口 2 接收错误输入
	CAN0_RXD	I	CAN0 接收数据
151	GPIOC25	I/O	通用输入/输出 C25
	SPI4_MOSI	I/O	SPI4 数据主机输出/从机输入
	SDFM_SCK0	I/O	SDFM 串行通道 0 时钟输入/输出
	ESC_LEDP2ACT	O	ESC 端口 2 链路活动指示
	CAN1_TXD	O	CAN1 发送数据

引脚	信号	类型 ^[1]	描述
152	GPIOC26	I/O	通用输入/输出 C26
	SPI4_MISO	I/O	SPI4 数据主机输入/从机输出
	SDFM_SDA0	I	SDFM 串行通道 0 数据输入
	ESC_P2LINK	I	ESC 端口 2 连接
	CAN1_RXD	I	CAN1 接收数据
153	GPIOC27	I/O	通用输入/输出 C27
	SPI4_SFRM	I/O	SPI4 片选输入/输出
	SDFM_SCK1	I	SDFM 串行通道 1 时钟输入
	ESC_P2RXCLK	I	ESC 端口 2 接收时钟
	UART1_TXD	O	UART1 发送数据
154	GPIOC28	I/O	通用输入/输出 C28
	SPI4_SCLK	I/O	SPI4 时钟输入/输出
	SDFM_SDA1	I	SDFM 串行通道 1 数据输入
	ESC_P2RXD3	I	ESC 端口 2 接收数据 3
	UART1_RXD	I	UART1 接收数据
155	DVDD	P	3.3V 数字电源，放置 100nF 旁路电容到 DVSS。
156	GPIOC29	I/O	通用输入/输出 C29
	EQEP2_AI	I	EQEP2 正交信号 A 输入
	SPI4_SCLK	I/O	SPI4 时钟输入/输出
	ESC_P2RXD2	I	ESC 端口 2 接收数据 2
	PWM_SYNC	O	PWM 同步信号输出监测
157	GPIOC30	I/O	通用输入/输出 C30
	EQEP2_BI	I	EQEP2 正交信号 B 输入
	SPI4_MISO	I/O	SPI4 数据主机输入/从机输出
	ESC_P2RXD1	I	ESC 端口 2 接收数据 1
	PWM_REQA	O	PWM_REQA 输出监测
158	GPIOC31	I/O	通用输入/输出 C31
	EQEP2_ZI	I	EQEP2 过零信号 Z 输入
	SPI4_SFRM	I/O	SPI4 片选输入/输出
	ESC_P2RXD0	I	ESC 端口 2 接收数据 0
	PWM_REQB	O	PWM_REQB 输出监测
159	GPIOD0	I/O	通用输入/输出 D0
	EQEP2_SI	I	EQEP2 闸门信号 S 输入
	SPI4_MOSI	I/O	SPI4 数据主机输出/从机输入
	ESC_P2RXDV	I	ESC 端口 2 接收数据有效
	PWM_REQC	O	PWM_REQC 输出监测
160	GPIOD1	I/O	通用输入/输出 D1
	PWM6A	O	PWM6 输出 A
	EQEP1_AO	O	EQEP1 正交信号 A 输出
	ESC_P2TXCLK	I	ESC 端口 2 发送时钟

引脚	信号	类型 ^[1]	描述
161	GPIOD2	I/O	通用输入/输出 D2
	PWM6B	O	PWM6 输出 B
	EQEP1_BO	O	EQEP1 正交信号 B 输出
	ESC_P2TXD3	O	ESC 端口 2 发送数据 3
162	GPIOD3	I/O	通用输入/输出 D3
	PWM7A	O	PWM7 输出 A
	EQEP1_ZO	O	EQEP1 过零信号 Z 输出
	ESC_P2TXD2	O	ESC 端口 2 发送数据 2
163	GPIOD4	I/O	通用输入/输出 D4
	PWM7B	O	PWM7 输出 B
	EQEP1_SO	O	EQEP1 闸门信号 S 输出
	ESC_P2TXD1	O	ESC 端口 2 发送数据 1
164	GPIOD5	I/O	通用输入/输出 D5
	PWM8A	O	PWM8 输出 A
	EQEP2_ZI	I	EQEP2 过零信号 Z 输入
	ESC_P2TXD0	O	ESC 端口 2 发送数据 0
165	GPIOD6	I/O	通用输入/输出 D6
	PWM8B	O	PWM8 输出 B
	EQEP2_SI	I	EQEP2 闸门信号 S 输入
	ESC_P2TXEN	O	ESC 端口 2 发送使能
166	VDD	P	1.2V 数字电源，放置 100nF 旁路电容到 DVSS。
167	DVDD	P	3.3V 数字电源，放置 100nF 旁路电容到 DVSS。
168	GPIOD7	I/O	通用输入/输出 D7
	UART4_TXD	O	UART4 发送数据
	EQEP2_AI	I	EQEP2 正交信号 A 输入
	I2C1_SDA	I/O	I2C1 数据输入/输出
169	GPIOD8	I/O	通用输入/输出 D8
	UART4_RXD	I	UART4 接收数据
	EQEP2_BI	I	EQEP2 正交信号 B 输入
	I2C1_SCL	I/O	I2C1 时钟输入/输出
170	GPIOD9	I/O	通用输入/输出 D9
	PWM_SYNC	O	PWM 同步信号输出监测
	EQEP2_ZI	I	EQEP2 过零信号 Z 输入
	ECAP3_APWM	O	ECAP3 的 APWM 模式输出
171	XRTSn	I	复位引脚，内部上拉到 DVDD，低电平时复位芯片。
172	I2C0_SDA	I/O	I2C0 数据输入/输出
	ESC_PORXCLK	I	ESC 端口 0 接收时钟
	EQEP2_ZI	I	EQEP2 过零信号 Z 输入
	ECAP4_APWM	O	ECAP4 的 APWM 模式输出
173	I2C0_SCL	I/O	I2C0 时钟输入/输出
	ESC_PORXD3	I	ESC 端口 0 接收数据 3
	EQEP3_AI	I	EQEP3 正交信号 A 输入

引脚	信号	类型 ^[1]	描述
174	I2C1_SDA	I/O	I2C1 数据输入/输出
	ESC_PORXD2	I	ESC 端口 0 接收数据 2
	EQEP3_BI	I	EQEP3 正交信号 B 输入
175	I2C1_SCL	I/O	I2C1 时钟输入/输出
	ESC_PORXD1	I	ESC 端口 0 接收数据 1
	EQEP3_ZI	I	EQEP3 过零信号 Z 输入
176	UART1_TXD	O	UART1 发送数据
	ESC_PORXD0	I	ESC 端口 0 接收数据 0
	EQEP3_SI	I	EQEP3 闸门信号 S 输入

[1] I = 数字输入, O = 数字输出, AI = 模拟输入, AO = 模拟输出, P = 电源, G = 地。

3.2 GPIO 引脚复位后的功能和状态

表 3-2: GPIO 引脚复位后的功能和状态

引脚名称	默认功能	默认状态	引脚名称	默认功能	默认状态
GPIOA0	ANA_IN0	浮空	GPIOA1	ANA_IN1	浮空
GPIOA2	ANA_IN2	浮空	GPIOA3	ANA_IN3	浮空
GPIOA4	ANA_IN4	浮空	GPIOA5	ANA_IN5	浮空
GPIOA6	ANA_IN6	浮空	GPIOA7	ANA_IN7	浮空
GPIOA8	ANA_IN8	浮空	GPIOA9	ANA_IN9	浮空
GPIOA10	ANA_IN10	浮空	GPIOA11	ANA_IN11	浮空
GPIOA12	ANA_IN12	浮空	GPIOA13	ANA_IN13	浮空
GPIOA14	ANA_IN14	浮空	GPIOA15	ANA_IN15	浮空
XIN	XIN	浮空	XIO	XIO	浮空
GPIOA16	GPIOA16	上拉	GPIOA17	GPIOA17	上拉
GPIOA18	GPIOA18	上拉	GPIOA19	GPIOA19	上拉
GPIOA20	GPIOA20	上拉	GPIOA21	GPIOA21	上拉
GPIOA22	GPIOA22	上拉	GPIOA23	GPIOA23	上拉
TRSTn	TRSTn	下拉	GPIOA24	GPIOA24	上拉
GPIOA25	GPIOA25	上拉	GPIOA26	GPIOA26	浮空
GPIOA27	GPIOA27	浮空	GPIOA28	GPIOA28	浮空
GPIOA29	GPIOA29	浮空	GPIOA30	GPIOA30	浮空
GPIOA31	GPIOA31	浮空	GPIOB0	GPIOB0	上拉
GPIOB1	GPIOB1	上拉	GPIOB2	GPIOB2	上拉
GPIOB3	GPIOB3	上拉	GPIOB4	GPIOB4	浮空
GPIOB5	GPIOB5	浮空	GPIOB6	GPIOB6	浮空
GPIOB7	GPIOB7	浮空	GPIOB8	GPIOB8	浮空
GPIOB9	GPIOB9	浮空	GPIOB10	GPIOB10	上拉
GPIOB11	GPIOB11	上拉	GPIOB12	GPIOB12	上拉
GPIOB13	GPIOB13	上拉	GPIOB14	GPIOB14	上拉
GPIOB15	GPIOB15	上拉	GPIOB16	GPIOB16	上拉
GPIOB17	GPIOB17	上拉	GPIOB18	GPIOB18	上拉
GPIOB19	GPIOB19	上拉	GPIOB20	GPIOB20	上拉
GPIOB21	GPIOB21	上拉	GPIOB22	GPIOB22	上拉
GPIOB23	GPIOB23	上拉	GPIOB24	GPIOB24	上拉
GPIOB25	GPIOB25	上拉	GPIOB26	GPIOB26	上拉
GPIOB27	GPIOB27	上拉	GPIOB28	GPIOB28	上拉
GPIOB29	GPIOB29	上拉	GPIOB30	GPIOB30	上拉
GPIOB31	GPIOB31	上拉	GPIOC0	GPIOC0	上拉
GPIOC1	GPIOC1	上拉	GPIOC2	GPIOC2	上拉
GPIOC3	GPIOC3	上拉	GPIOC4	GPIOC4	上拉
GPIOC5	GPIOC5	上拉	GPIOC6	GPIOC6	上拉
GPIOC7	GPIOC7	上拉	GPIOC8	GPIOC8	上拉
GPIOC9	GPIOC9	上拉	GPIOC10	GPIOC10	上拉
GPIOC11	GPIOC11	上拉	GPIOC12	GPIOC12	上拉

引脚名称	默认功能	默认状态	引脚名称	默认功能	默认状态
GPIOC13	GPIOC13	上拉	GPIOC14	GPIOC14	上拉
GPIOC15	GPIOC15	上拉	GPIOC16	GPIOC16	上拉
GPIOC17	GPIOC17	上拉	GPIOC18	GPIOC18	上拉
GPIOC19	GPIOC19	上拉	GPIOC20	GPIOC20	上拉
GPIOC21	GPIOC21	上拉	GPIOC22	GPIOC22	上拉
GPIOC23	GPIOC23	上拉	GPIOC24	GPIOC24	上拉
GPIOC25	GPIOC25	上拉	GPIOC26	GPIOC26	上拉
GPIOC27	GPIOC27	上拉	GPIOC28	GPIOC28	上拉
GPIOC29	GPIOC29	上拉	GPIOC30	GPIOC30	上拉
GPIOC31	GPIOC31	上拉	GPIOD0	GPIOD0	上拉
GPIOD1	GPIOD1	浮空	GPIOD2	GPIOD2	浮空
GPIOD3	GPIOD3	浮空	GPIOD4	GPIOD4	浮空
GPIOD5	GPIOD5	浮空	GPIOD6	GPIOD6	浮空
GPIOD7	GPIOD7	上拉	GPIOD8	GPIOD8	上拉
GPIOD9	GPIOD9	上拉	XRSTn	XRSTn	上拉
ESCP0RXCLK	ESCP0RXCLK	浮空	ESCP0RXD3	ESCP0RXD3	浮空
ESCP0RXD2	ESCP0RXD2	浮空	ESCP0RXD1	ESCP0RXD1	浮空
ESCP0RXD0	ESCP0RXD0	浮空	ESCP0RXDV	ESCP0RXDV	浮空
ESCP0TXEN	ESCP0TXEN	输出低电平	ESCP0TXD3	ESCP0TXD3	输出低电平
ESCP0TXD2	ESCP0TXD2	输出低电平	ESCP0TXD1	ESCP0TXD1	输出低电平
ESCP0TXD0	ESCP0TXD0	输出低电平	GPIOD10	GPIOD10	上拉
GPIOD11	GPIOD11	上拉	ESCP1RXDV	ESCP1RXDV	浮空
ESCP1RXD0	ESCP1RXD0	浮空	ESCP1RXD1	ESCP1RXD1	浮空
ESCP1RXD2	ESCP1RXD2	浮空	ESCP1RXD3	ESCP1RXD3	浮空
ESCP1RXCLK	ESCP1RXCLK	浮空	ESCP1TXD0	ESCP1TXD0	输出低电平
ESCP1TXD1	ESCP1TXD1	输出低电平	ESCP1TXD2	ESCP1TXD2	输出低电平
ESCP1TXD3	ESCP1TXD3	输出低电平	ESCP1TXEN	ESCP1TXEN	输出低电平
GPIOD12	GPIOD12	上拉	GPIOD13	GPIOD13	上拉
GPIOD14	GPIOD14	上拉	GPIOD15	GPIOD15	上拉
GPIOD16	GPIOD16	上拉	GPIOD17	GPIOD17	上拉
GPIOD18	GPIOD18	上拉	GPIOD19	GPIOD19	上拉
GPIOD20	GPIOD20	上拉	GPIOD21	GPIOD21	上拉
GPIOD22	GPIOD22	上拉	GPIOD23	GPIOD23	上拉
GPIOD24	GPIOD24	浮空	GPIOD25	GPIOD25	浮空
GPIOD26	GPIOD26	浮空	GPIOD27	GPIOD27	浮空
GPIOD28	GPIOD28	浮空	GPIOD29	GPIOD29	浮空
GPIOD30	GPIOD30	上拉	GPIOD31	GPIOD31	上拉

3.3 ADC 输入通道选择

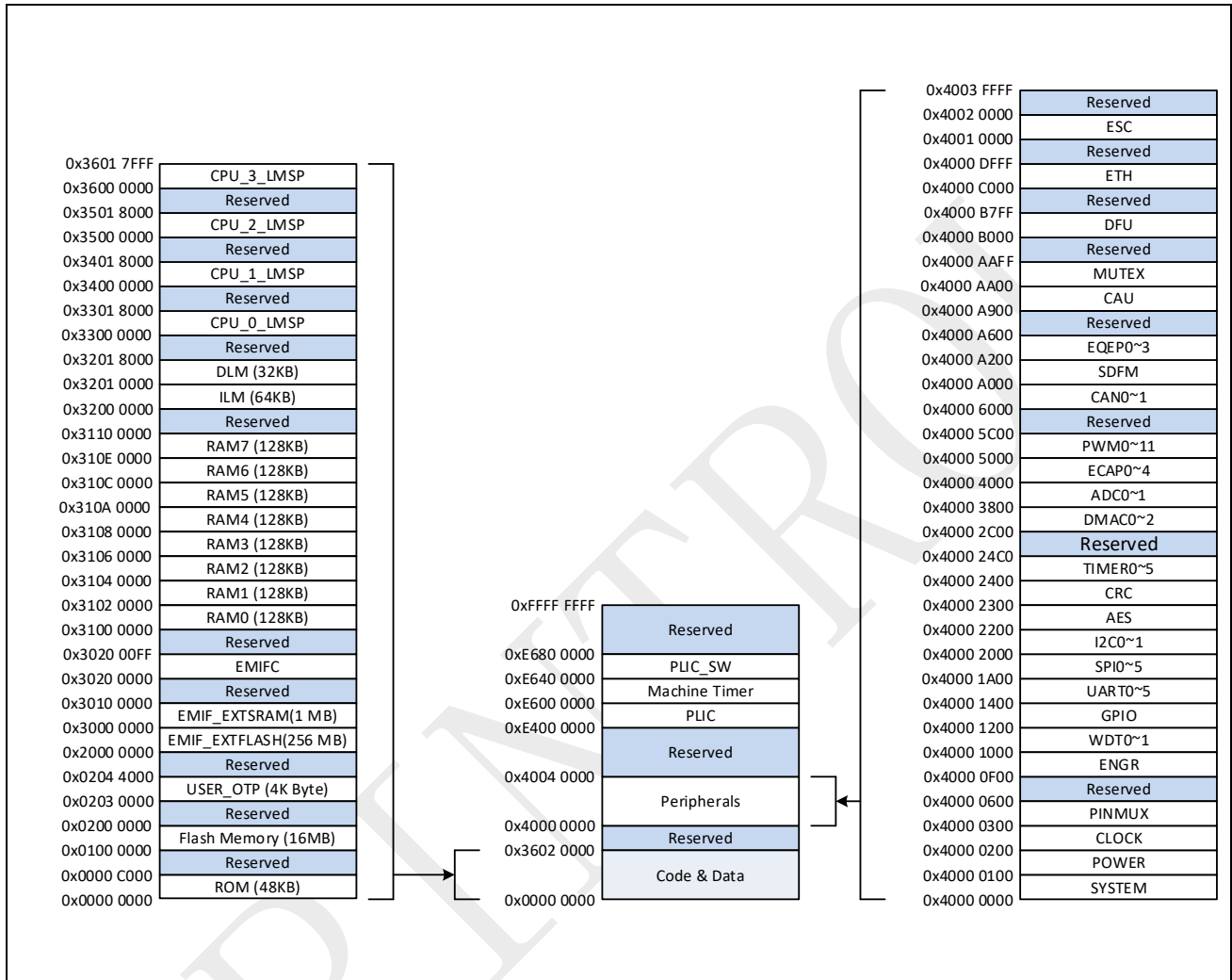
表 3-3: ADC 输入通道选择

选项	ADC0		ADC1	
	SHINSELP	SHINSELN	SHINSELP	SHINSELN
0	AVSS	AVSS	AVSS	AVSS
1	TSENSOR_P	TSENSOR_N	AVDD	VDD
2	ANA_IN0	ANA_IN1	ANA_IN10	ANA_IN11
3	ANA_IN2	ANA_IN3	ANA_IN12	ANA_IN13
4	ANA_IN4	ANA_IN5	ANA_IN8	ANA_IN9
5	ANA_IN6	ANA_IN7	ANA_IN6	ANA_IN7
6	ANA_IN7	ANA_IN6	ANA_IN7	ANA_IN6
7	AATEST	VREF_1P2	ANA_IN14	ANA_IN15

4 存储空间地址映射

SPC4268 的存储空间地址映射如图 4-1 所示。

图 4-1: SPC4268 存储空间地址映射



[1] 参见表 2-1 了解各 CPU 访问权限。

4.1 引导 ROM

SPC4268 集成 48KB 的片上 ROM 用于存放启动引导程序、EMIF 控制、与系统和 Flash 管理相关的函数库以及和用户代码中经常会用到的数学库，支持 ECC 保护，可以纠正单比特错误和检测多比特错误。ECC 错误可配置为触发复位或不可屏蔽的中断，发生 ECC 错误的地址记录在 ROMERRADDR 寄存器中用于诊断。

如图 4-2 所示，为了方便用户进行系统管理、EMIF 控制、Flash 操作和三角函数以及 CRC 校验等运算，ROM 中固化了函数库，其入口地址向量表存放的起始地址为 0x0000 BE00。表 4-1 罗列了函数库的细节。

为了保护代码，用户只允许读取入口地址向量表的内容，以及执行函数库代码，而无法读取函数的具体内容。

图 4-2: ROM 存储空间划分

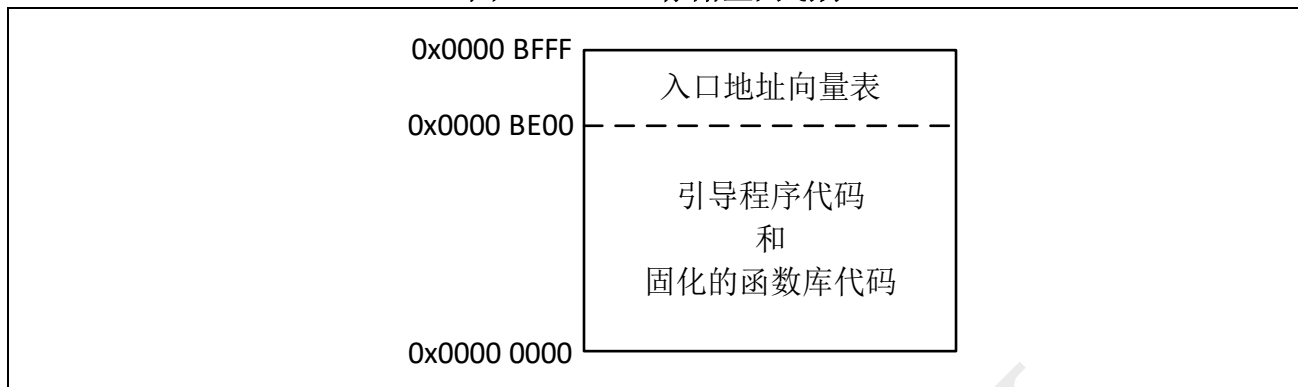


表 4-1: 固化的函数库入口地址向量表

函数名	向量地址	说明
Flash_Init	0x0000 BE00	Flash 初始化
FLASH_SetTiming	0x0000 BE08	Flash 时间参数设置
FLASH_DisableXIP	0x0000 BE10	禁用 Flash XIP 模式
FLASH_ReadStatus	0x0000 BE18	读 Flash 状态寄存器
FLASH_WriteStatus	0x0000 BE20	写 Flash 状态寄存器
FLASH_ReadUID	0x0000 BE28	读 Flash UID
FLASH_ReadID	0x0000 BE30	读 Flash ID
FLASH_ReadOTP	0x0000 BE38	读 Flash OTP 存储区域
FLASH_EraseOTP	0x0000 BE40	擦除 Flash OTP 存储区域扇区
FLASH_ProgramOTP	0x0000 BE48	写入 Flash OTP 存储区域
保留	0x0000 BE50	保留
FLASH_EraseSector	0x0000 BE58	擦除 Flash 主存储区域扇区
FLASH_EraseBlock	0x0000 BE60	擦除 Flash 主存储区域块
FLASH_EraseChip	0x0000 BE68	擦除 Flash 主存储区域
FLASH_Program	0x0000 BE70	写入 Flash 主存储区域
保留	0x0000 BE78	保留
保留	0x0000 BE80	保留
FLASH_MajorityVotingReadWord	0x0000 BE88	表决方式读 Flash
EMIF_InitSRAM	0x0000 BEA8	初始化 EMIF_SRAM
EMIF_InitFlash	0x0000 BEB0	初始化 EMIF_Flash
EMIF_EraseFlashBlock	0x0000 BEB8	擦除 EMIF_Flash 块
EMIF_ProgramFlash	0x0000 BEC0	写入 EMIF_Flash
EMIF_ReadFlash	0x0000 BEC8	读取 EMIF_Flash
EMIF_GetFlashID	0x0000 BED0	获取 EMIF_Flash ID
EMIF_GetFlashSignature	0x0000 BED8	获取 EMIF_Flash 签名
EMIF_GetFlashUID	0x0000 BEE0	获取 EMIF_Flash UID
EMIF_SetFlashFeature	0x0000 BEE8	设置 EMIF_Flash 特性
EMIF_GetFlashFeature	0x0000 BEF0	获取 EMIF_Flash 特性
EMIF_GetFlashParameter	0x0000 BEF8	获取 EMIF_Flash 参数
保留	0x0000 BF20	保留
保留	0x0000 BF28	保留
保留	0x0000 BF30	保留

函数名	向量地址	说明
保留	0x0000 BF38	保留
保留	0x0000 BF40	保留
保留	0x0000 BF48	保留
保留	0x0000 BF50	保留
CRC_Calculate	0x0000 BF70	CRC 计算
AtanF32	0x0000 BF78	反正切值计算
ThetaRadWrap	0x0000 BF80	角度值变换
SAT0	0x0000 BF88	值限制
SVPWM	0x0000 BF90	正弦波 PWM
ClarkeF32	0x0000 BF98	Clarke 变换
InvParkF32	0x0000 BFA0	逆 Park 变换
ParkF32	0x0000 BFA8	Park 变换
BubbleSortForCurrent	0x0000 BFB0	采样数据排序 ss
Motor_1PhaseCurrentReconstruct	0x0000 BFB8	单相电流重构
Motor_1PhaseCurrentSamplingShift	0x0000 BFC0	单相电流采样变换
arm_sin_f32	0x0000 BFC8	Sin 计算
arm_cos_f32	0x0000 BFD0	Cos 计算

5 电气特性

5.1 绝对最大额定值

 表 5-1: 绝对最大额定值^{[1][2]}

符号	参数	最小	最大	单位
V _{DVDD}	数字 3.3V 供电电压, 以 V _{DVSS} 为基准	-0.3	4.6	V
V _{AVDD}	模拟 3.3V 供电电压, 以 V _{AVSS} 为基准	-0.3	4.6	V
V _{IN}	输入电压 (V _{DVDD} =3.3V)	-0.3	4.6	V
V _O	输出电压	-0.3	4.6	V
I _{IC}	输入钳位电流	-20	20	mA
I _{OC}	输出钳位电流	-20	20	mA
T _J	结温 ^[3]	-40	+125	°C
T _A	环境温度 ^[3]	-40	+105	°C
T _{stg}	存储温度 ^[3]	-65	+150	°C

[1] 超出绝对最大额定值范围的工作条件可能对器件造成永久性损坏。这些数值只是最大额定值, 并不意味着器件在这些条件下功能正常。

[2] 若无另行说明, 所有电压都是 V_{DVSS} 为基准。

[3] 长期的高温存储或在最大温度条件下的使用可能会减小器件的寿命。

5.2 推荐工作条件

表 5-2: 推荐工作条件

符号	参数	条件	最小	正常	最大	单位
V _{DVDD}	数字 3.3V 供电电压	-	2.97	3.3	3.63	V
V _{VDD}	数字 1.2V 供电电压	-	1.08	1.2	1.32	V
V _{DVSS}	数字地	-	-	0	-	V
V _{AVDD}	模拟 3.3V 供电电压	-	2.97	3.3	3.63	V
V _{AVSS}	模拟地	-	-	0	-	V
V _{IH}	高电平输入电压	V _{DVDD} = 3.3 V	2.0	-	V _{DVDD} +0.3	V
I _{OH}	当 V _{OH} =V _{OH(MIN)} , 高电平输出源电流	STRENGTH=0 STRENGTH=1 STRENGTH=2 STRENGTH=3	-	-	5 10 15 20	mA
I _{OL}	当 V _{OL} =V _{OL(MAX)} , 低电平输出灌电流	STRENGTH=0 STRENGTH=1 STRENGTH=2 STRENGTH=3	-	-	5 10 15 20	mA
T _J	结温	-	-40	-	+125	°C
T _A	环境温度	-	-40	-	+105	°C

5.3 I/O 电气特性

表 5-3: I/O 电气特性

符号	参数	条件	最小	正常	最大	单位
V_{OH}	高电平输出电压	$I_{OH}=I_{OH(MAX)}$	$V_{DVDD}-0.4$	-	-	V
V_{OL}	低电平输出电压	$I_{OL}=I_{OL(MAX)}$	-	0	0.4	V
V_{IH}	高电平输入电压	$V_{DVDD}=3.3V$	2.0	-	$V_{DVDD}+0.3$	V
V_{IL}	低电平输入电压	$V_{DVDD}=3.3V$	$V_{DVSS}-0.3$	-	0.8	V
I_{OH}	当 $V_{OH}=V_{OH(MIN)}$, 高电平输出源电流	STRENGTH=0	-	-	5	mA
		STRENGTH=1			10	
		STRENGTH=2			15	
		STRENGTH=3			20	
I_{OL}	当 $V_{OL}=V_{OL(MAX)}$, 低电平输出灌电流	STRENGTH=0	-	-	5	mA
		STRENGTH=1			10	
		STRENGTH=2			15	
		STRENGTH=3			20	
I_{IL}	低电平输入电流 (禁用上下拉电阻)	$V_{DVDD}=3.3V$ $V_{IN}=0V$	-	-	10	μA
I_{IH}	高电平输入电流 (禁用上下拉电阻)	$V_{DVDD}=3.3V$ $V_{IN}=3.3V$	-	-	10	μA
$\sum I_{OH}$	每组 I/O 输出源电流总和 ^[1]	-	-	-	80	mA
$\sum I_{OL}$	每组 I/O 输入灌电流总和 ^[1]	-	-	-	80	mA
R_{PU}	输入上拉电阻	$V_{IN}=0V$	-	42	-	K Ω
R_{PD}	输入下拉电阻	$V_{IN}=V_{DVDD}$	-	44	-	K Ω

5.4 电源功耗

SPC4268 从 3.3V 的 DVDD 和 1.2V 的 VDD 测量到典型的电流消耗如表 5-4。测试条件如下：

- 所有时钟模块、所有外设（包括模拟模块）处于使能状态。
- 工作频率为 32/100/200MHz 时，所有外设时钟频率为 CPU 时钟频率。
- 工作频率为 300/400MHz 时，所有外设时钟频率为 CPU 时钟频率的一半。

表 5-4: 电流消耗 ($V_{DVDD} = 3.3V$, $V_{VDD} = 1.2V$, 单位: mA)

工作频率	电源域	$T_A = -40^\circ C$	$T_J = 25^\circ C$	$T_J = 85^\circ C$	$T_J = 105^\circ C$	$T_J = 125^\circ C$
32MHz ^[1]	DVDD	43	40	41	40	40
	VDD	71	71	90	108	132
100MHz ^[2]	DVDD	64	63	66	65	65
	VDD	207	211	229	247	271
200MHz ^[2]	DVDD	65	64	65	65	65
	VDD	402	402	420	438	462
300MHz ^[3]	DVDD	69	68	69	70	71
	VDD	475	474	495	510	534
400MHz ^[3]	DVDD	70	69	70	72	72
	VDD	629	629	641	659	681

[1] EMIF 时钟频率为 16MHz，不开启 ESC。

[2] EMIF 时钟频率为 50MHz，不开启 ESC。

[3] EMIF 时钟频率为 50MHz，开启 ESC。

5.5 过压欠压检测器（BOD）特性

表 5-5: BOD 特性

符号	参数	条件	最小	典型	最大	单位
$V_{th1}(VDD33OV)$	3.3V 电源过压触发阈值	—	—	3.42	—	V
$V_{th0}(VDD33OV)$	3.3V 电源过压撤销阈值	—	—	3.31	—	V
$V_{th1}(VDD33UV)$	3.3V 电源欠压触发阈值	—	—	2.58	—	V
$V_{th0}(VDD33UV)$	3.3V 电源欠压撤销阈值	—	—	2.65	—	V
$V_{th1}(VDD12OV)$	1.2V 电源过压触发阈值	—	—	1.33	—	V
$V_{th0}(VDD12OV)$	1.2V 电源过压撤销阈值	—	—	1.31	—	V
$V_{th1}(VDD12UV)$	1.2V 电源欠压触发阈值	—	—	0.94	—	V
$V_{th0}(VDD12UV)$	1.2V 电源欠压撤销阈值	—	—	0.97	—	V

5.6 内部振荡器（RCO）特性

表 5-6: RCO 特性

符号	参数	条件	最小	典型	最大	单位
f_{RCO}	RCO 频率	$T_J = 25\text{ }^\circ\text{C}$	—	32	—	MHz
$E_{RCO}^{[1]}$	RCO 频率误差(相比 32MHz)	$T_J = -40\text{ }^\circ\text{C} \sim 125\text{ }^\circ\text{C}$	-1	—	1	%
$t_{settle}^{[1]}$	RCO 时钟建立时间	建立到<0.5%误差	—	—	10	us

[1] 量产时不做测试，靠设计保证。

5.7 锁相环时钟（PLL）特性

表 5-7: PLL 特性

符号	参数	条件	最小	典型	最大	单位
f_{PFD}	鉴频鉴相器输入频率	—	5	—	10	MHz
t_{settle}	建立时间	—	—	—	15	us

5.8 晶振时钟（XO）特性

表 5-8: 晶振时钟特性

符号	参数	条件	最小	典型	最大	单位
f_{XO}	外部晶体频率	—	4	—	32	MHz

5.9 14 位模数转换器特性

表 5-9: 模数转换器特性

符号	参数	条件	最小	典型	最大	单位
N_R	分辨率	单调且无丢码	–	14	–	bit
t_{sample}	采样时间	–	40	–	–	ns
t_{convert}	转换时间	–	80	–	–	ns
V_{in}	输入电压范围	–	0	–	V_{AVDD}	V
V_{ref}	参考电压	–	1.19	1.2	1.21	V
I_{on}	工作电流	$V_{\text{AVDD}} = 3.3 \text{ V}$	–	13	17.4	mA
INL	积分线性误差	–	–3.0	–	3.0	LSB
DNL	微分线性误差	–	–1.0	–	1.0	LSB
E_{offset}	偏移误差 ^[1]	校准后, 25 °C	–2	–	2	LSB
E_{gain}	增益误差 ^[1]	校准后, 25 °C	–4	–	4	LSB
T_{coef}	基于内部参考的 ADC 温度系数	–	–	42	–	ppm/°C
$t_{\text{settle}}^{[2]}$	启动时间	–	–	–	580	us
ENOB_{DC}	有效位数 (直流输入)	–	–	12	–	bit
SNR	信噪比	$f_{\text{in}} = 100\text{kHz}$, $V_{\text{in}} = 0.94\text{FS}$, $N = 8192$	–	75	–	dBFS
THD	总谐波失真		–	–85	–	dBFS
ENOB	有效位数		–	12	–	bit
SFDR	无杂散动态范围		–	86	–	dBFS

[1] 偏移和增益可通过硬件自动校准。

[2] 量产时不做测试, 靠设计保证。

5.10 SPI 接口时序特性

5.10.1 主机模式接口时序

图 5-1: SPI 主机模式接口时序图

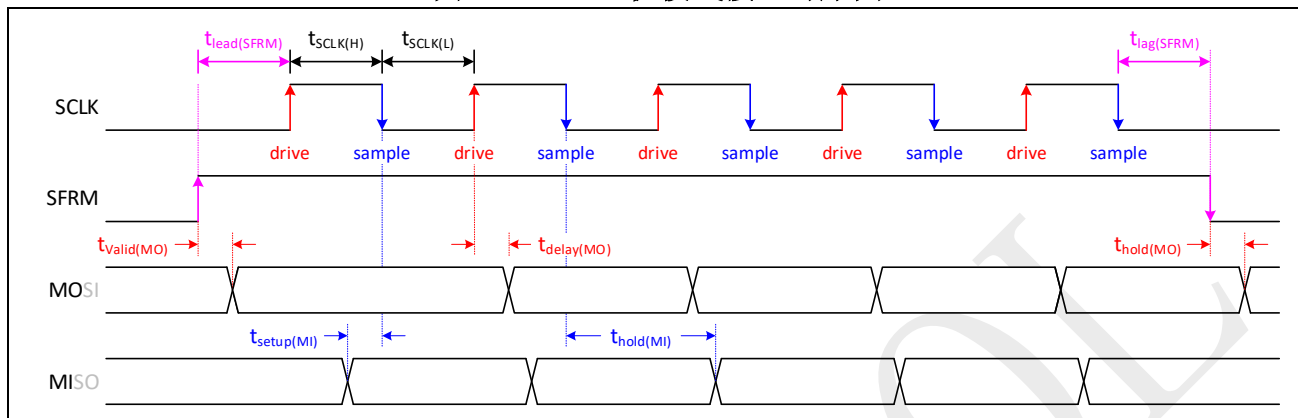


表 5-10: SPI 主机模式接口时序特性 ($V_{D V D D}=3.3 V$) [1]

符号	参数	条件	最小	典型	最大	单位
f_{SCLK}	SCLK 时钟频率		-	-	30	MHz
$t_{SCLK(H)}$	SCLK 高电平时间		16.6	-	-	ns
$t_{SCLK(L)}$	SCLK 低电平时间		16.6	-	-	ns
$t_{lead(SFRM)}$	SFRM 有效沿领先第一个 SCLK 时钟沿的时间	15pF 引脚电容	$t_{SCLK}/2 - 6.9$	-	$t_{SCLK}/2 + 0.4$	ns
$t_{lag(SFRM)}$	SFRM 无效沿滞后最后一个 SCLK 时钟沿的时间		$t_{SCLK}/2 - 0.4$	-	$t_{SCLK}/2 + 6.9$	ns
$t_{valid(MO)}$	SFRM 有效沿到 MOSI 翻转的延时		-5.5	-	3.4	ns
$t_{hold(MO)}$	SFRM 无效沿到 MOSI 翻转的延时		-5.5	-	3.4	ns
$t_{delay(MO)}$	SCLK 驱动沿到 MOSI 翻转的延时		-1.3	-	6.3	ns
$t_{setup(MI)}$	MISO 到 SCLK 采样沿的建立时间		10.4	-	-	ns
$t_{hold(MI)}$	MISO 到 SCLK 采样沿的保持时间		-3.0	-	-	ns

[1] 由设计保证。

5.10.2 从机模式接口时序

图 5-2: SPI 从机模式接口时序图

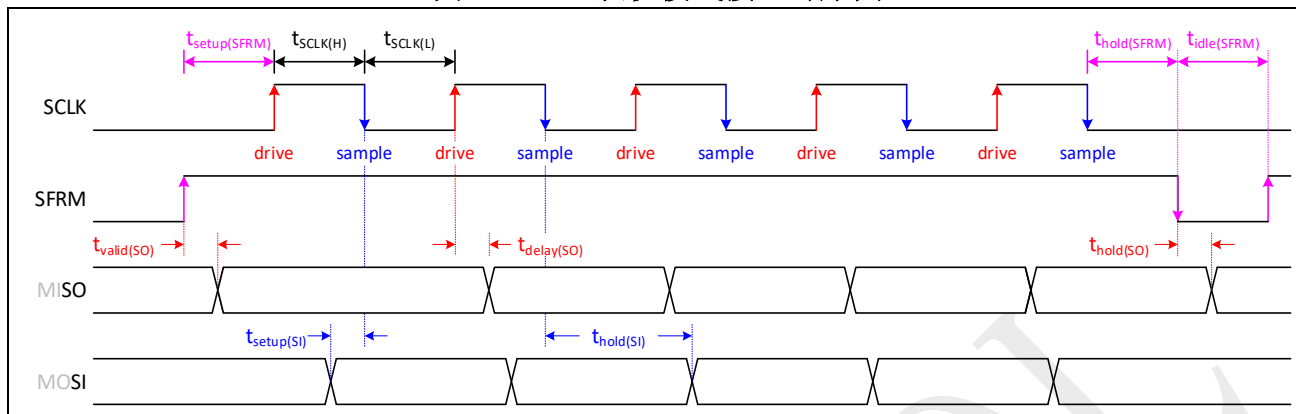


表 5-11: SPI 从机模式接口时序特性 ($V_{D V D D}=3.3 V$)^[1]

符号	参数	条件	最小	典型	最大	单位
f_{SCLK}	SCLK 时钟频率		–	–	30	MHz
$t_{SCLK(H)}$	SCLK 高电平时间		16.6	–	–	ns
$t_{SCLK(L)}$	SCLK 低电平时间		16.6	–	–	ns
$t_{idle(SFRM)}$	相邻帧间 SFRM 保持无效的时间		–	$4 \times T_{HCLK}$ ^[2]	–	ns
$t_{setup(SFRM)}$	第一个 SCLK 时钟沿前 SFRM 有效的建立时间	15pF 引脚电容	0.4	–	2.3	ns
$t_{hold(SFRM)}$	最后一个 SCLK 时钟沿后 SFRM 维持有效的保持时间	15pF 引脚电容	0	–	0.6	ns
$t_{valid(SO)}$	SFRM 有效沿到 MISO 翻转的延时		3.3	–	11.8	ns
$t_{hold(SO)}$	SFRM 无效沿到 MISO 翻转的延时		3.3	–	11.8	ns
$t_{delay(SO)}$	SCLK 驱动沿到 MISO 翻转的延时		3.5	–	8.4	ns
$t_{setup(SI)}$	MOSI 到 SCLK 采样沿的建立时间		8.0	–	–	ns
$t_{hold(SI)}$	MOSI 到 SCLK 采样沿的保持时间		–0.1	–	–	ns

[1] 由设计保证。

[2] T_{HCLK} 是总线时钟周期。

5.11 EMIF 接口时序特性

5.11.1 EMIF SRAM 接口时序

图 5-3: EMIF SRAM 接口时序图

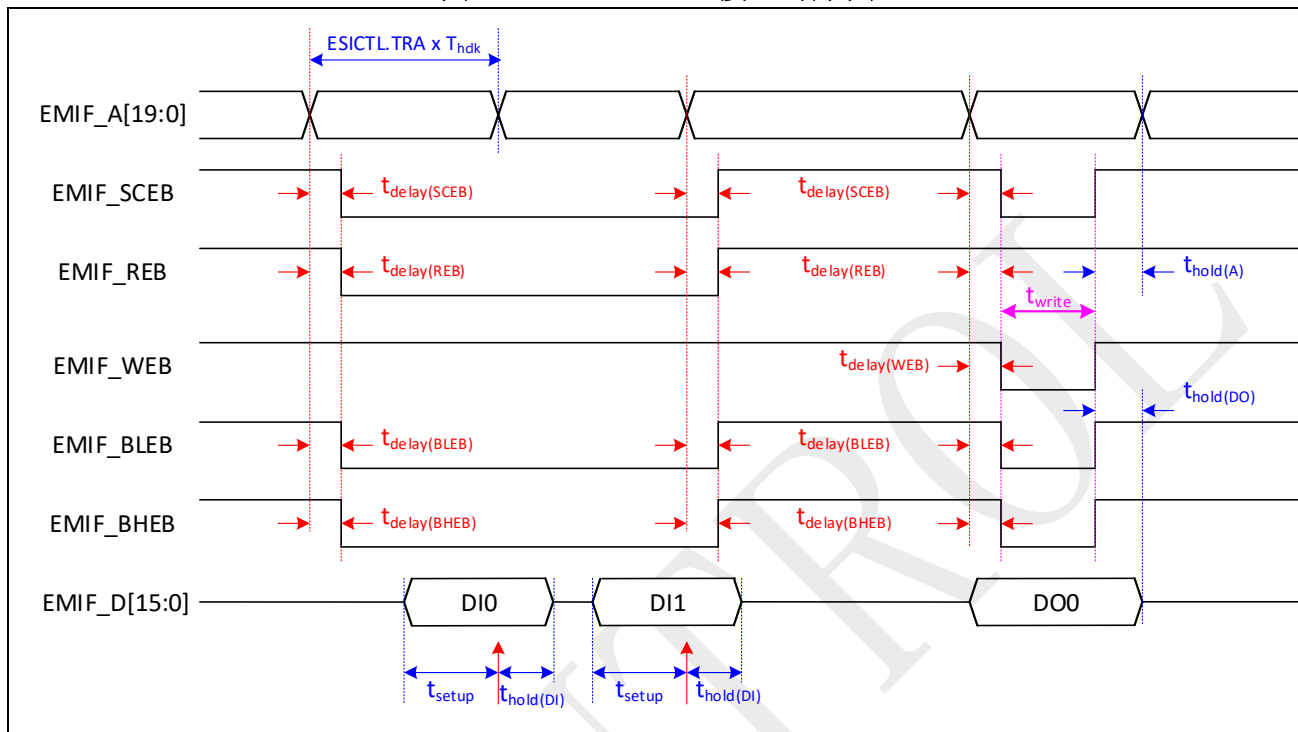


表 5-12: EMIF SRAM 接口时序特性 (V_{DVDD}=3.3V)

符号	参数	条件	最小 ^[1]	典型	最大 ^[1]	单位
t _{delay(SCEB)}	EMIF_A 翻转到 EMIF_SCEB 翻转的延迟	15pF 引脚电容	0	-	3.8	ns
t _{delay(REB)}	EMIF_A 翻转到 EMIF_REB 翻转的延迟		-1.1	-	2.7	ns
t _{delay(WEB)}	EMIF_A 翻转到 EMIF_WEB 翻转的延迟		0.2	-	3.5	ns
t _{delay(BLEB)}	EMIF_A 翻转到 EMIF_BLEB 翻转的延迟		0	-	4.0	ns
t _{delay(BHEB)}	EMIF_A 翻转到 EMIF_BHEB 有效沿的延迟		0	-	4.1	ns
t _{setup}	EMIF_A 翻转前 EMIF_D 的建立时间		14.4	-	-	ns
t _{hold}	EMIF_A 翻转后 EMIF_D 的保持时间		-4.0	-	-	ns
t _{write}	EMIF_WEB 低电平持续时间		-	N ₁ x T _{HCLK}	-	ns
t _{hold(A)}	EMIF_WEB 无效沿到地址的保持时间		N ₂ x T _{HCLK} - 2.7	-	N ₂ x T _{HCLK} + 0.3	ns
t _{hold(D)}	EMIF_WEB 无效沿到数据的保持时间	N ₂ x T _{HCLK} - 4.1	-	N ₂ x T _{HCLK} + 1.9	ns	

[1] N₁ 是寄存器 ESICTL.TWS 配置值加 1, N₂ 是寄存器 ESICTL.TWH 配置值加 1, T_{HCLK} 是总线时钟周期。

5.11.2 EMIF NAND 闪存接口时序

图 5-4: EMIF NAND 闪存接口时序图

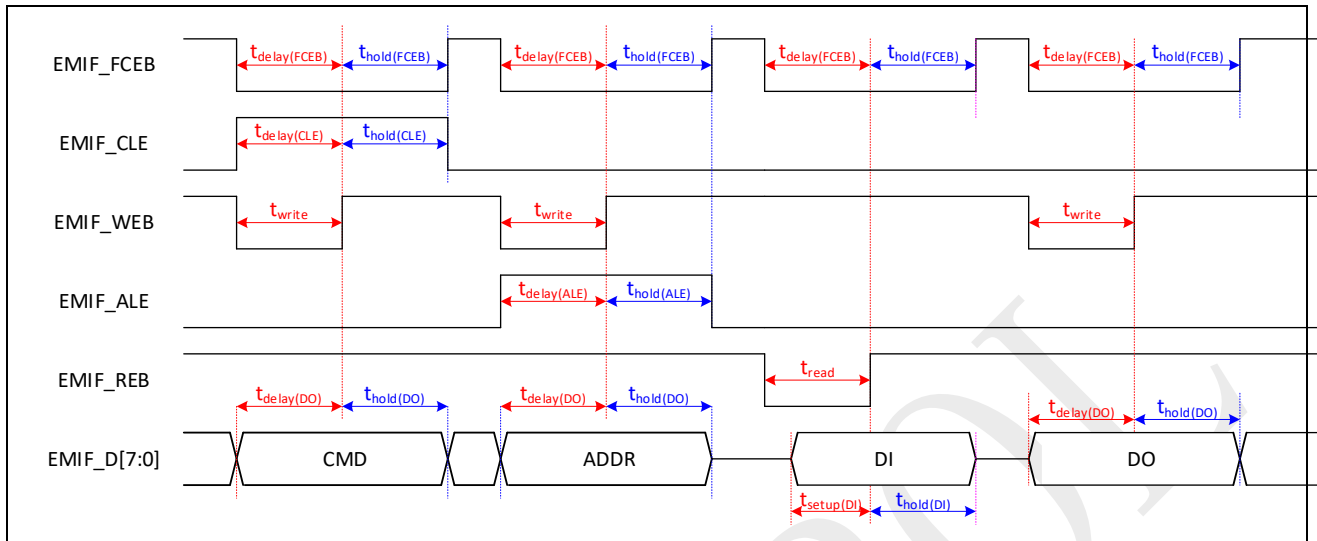


表 5-13: EMIF NAND 闪存接口时序特性 ($V_{DVDD}=3.3V$)

符号	参数	条件	最小 ^[1]	典型	最大 ^[1]	单位
$t_{delay}(FCEB)$	EMIF_FCEB 有效沿到 EMIF_WEB 无效沿的延迟	15pF 引脚 电容	$N \times T_{HCLK} - 1.5$	-	$N \times T_{HCLK} + 3.1$	ns
$t_{delay}(CLE)$	EMIF_CLE 有效沿到 EMIF_WEB 无效沿的延迟		$N \times T_{HCLK} - 1.5$	-	$N \times T_{HCLK} + 0.8$	ns
t_{write}	EMIF_WEB 低电平持续时间		-	$N \times T_{HCLK}$	-	ns
$t_{delay}(ALE)$	EMIF_ALE 有效沿到 EMIF_WEB 无效沿的延迟		$N \times T_{HCLK} - 2.2$	-	$N \times T_{HCLK} + 0.4$	ns
$t_{delay}(DO)$	EMIF_D 翻转到 EMIF_WEB 无效沿的延迟		$N \times T_{HCLK} - 1.8$	-	$N \times T_{HCLK} + 4.1$	ns
$t_{hold}(FCEB)$	EMIF_WEB 无效沿到 EMIF_FCEB 无效沿的时间		$N \times T_{HCLK} - 2.7$	-	$N \times T_{HCLK} + 1.3$	ns
$t_{hold}(CLE)$	EMIF_WEB 无效沿到 EMIF_CLE 无效沿的时间		$N \times T_{HCLK}$	-	$N \times T_{HCLK} + 2.3$	ns
$t_{hold}(ALE)$	EMIF_WEB 无效沿到 EMIF_ALE 无效沿的时间		$N \times T_{HCLK} - 0.1$	-	$N \times T_{HCLK} + 2.4$	ns
$t_{hold}(DO)$	EMIF_WEB 无效沿到 EMIF_D 翻转的时间		$N \times T_{HCLK} - 4.1$	-	$N \times T_{HCLK} + 1.8$	ns
t_{read}	EMIF_REB 低电平持续时间		-	$N \times T_{HCLK}$	-	ns
$t_{setup}(DI)$	EMIF_REB 无效沿前 EMIF_D 的建立时间		14.9	-	-	ns
$t_{hold}(DI)$	EMIF_REB 无效沿后 EMIF_D 的保持时间		-4.4	-	-	ns

[1] N 是寄存器 EFICTL.TACC 配置值加 1, T_{HCLK} 是总线时钟周期。

5.12 ESC 接口时序特性

5.12.1 MII 接口时序

图 5-5: ESC MII 接口时序图

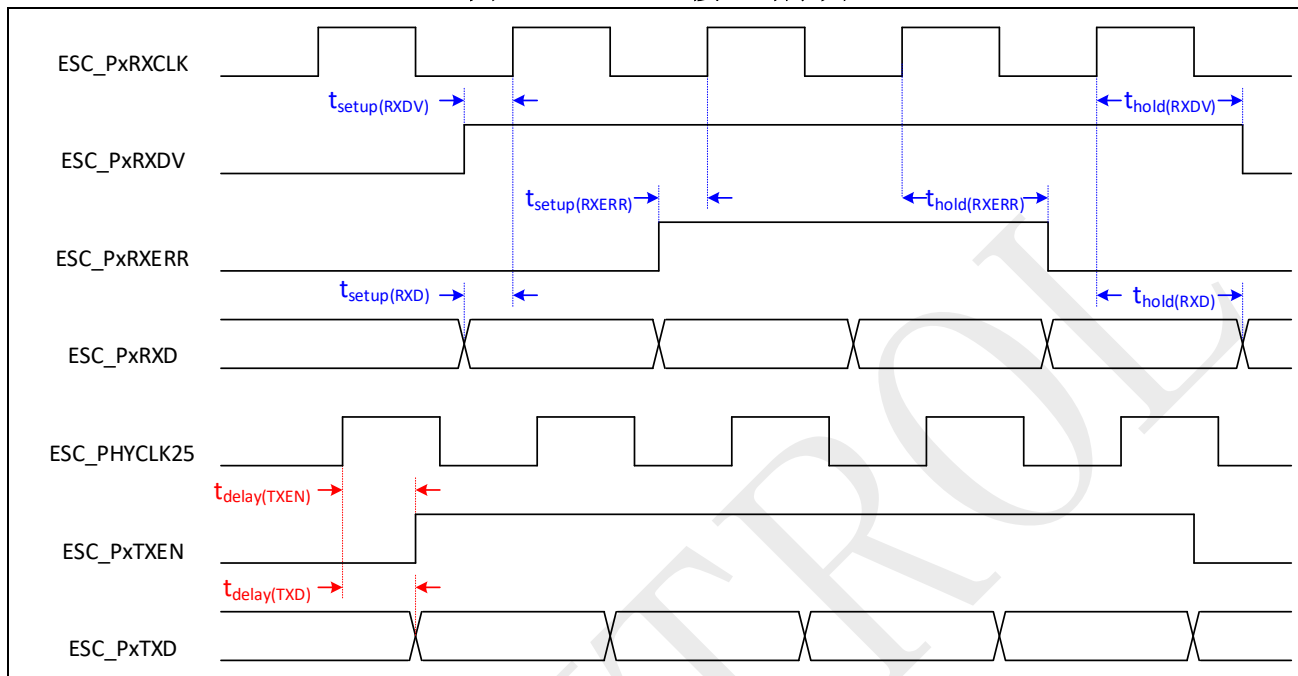


表 5-14: ESC MII 接口时序特性

符号	参数	条件	最小	典型	最大	单位
f_{RXCLK}	PxRXCLK 时钟频率	15pF 引脚电容	-	25	-	MHz
$t_{setup}(RXDV)$	PxRXDV 到 PxRXCLK 上升沿的建立时间		7.2	-	-	ns
$t_{hold}(RXDV)$	PxRXDV 到 PxRXCLK 上升沿的保持时间		-0.8	-	-	ns
$t_{setup}(RXERR)$	PxRXERR 到 PxRXCLK 上升沿的建立时间		9.4	-	-	ns
$t_{hold}(RXERR)$	PxRXERR 到 PxRXCLK 上升沿的保持时间		-0.4	-	-	ns
$t_{setup}(RXD)$	PxRXD 到 PxRXCLK 上升沿的建立时间		8.2	-	-	ns
$t_{hold}(RXD)$	PxRXD 到 PxRXCLK 上升沿的保持时间		-0.2	-	-	ns
$f_{PHYCLK25}$	PHYCLK25 时钟频率		-	25	-	MHz
$t_{delay}(TXEN)$	PHYCLK25 上升沿到 PxTXEN 翻转的延时		-0.2	-	8.8	ns
$t_{delay}(TXD)$	PHYCLK25 上升沿到 PxTXD 翻转的延时		-0.2	-	10.0	ns

5.12.2 MDIO 接口时序

图 5-6: MDIO 接口时序图

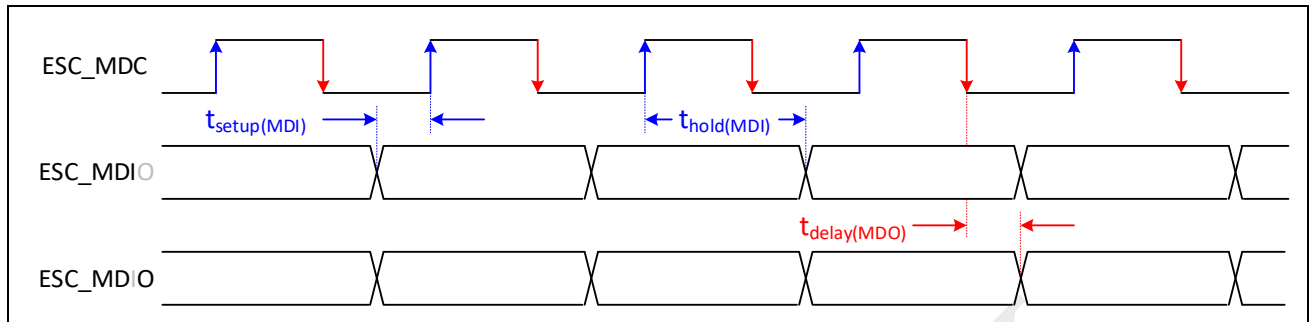


表 5-15: MDIO 接口时序特性

符号	参数	条件	最小	典型	最大	单位
f_{MDC}	MDC 时钟频率	15pF 引脚 电容	-	2.5	-	MHz
$t_{\text{setup}}(\text{MDI})$	MDIO 到 MDC 上升沿的建立时间		25.2	-	-	ns
$t_{\text{hold}}(\text{MDI})$	MDIO 到 MDC 上升沿的保持时间		-6.5	-	-	ns
$t_{\text{delay}}(\text{MDO})$	MDC 下降沿到 MDIO 翻转的延时		-4.4	-	5.4	ns

5.13 ETHMAC 接口时序特性

5.13.1 ETHMAC MII 接口时序

图 5-7: ETHMAC MII 接口时序图

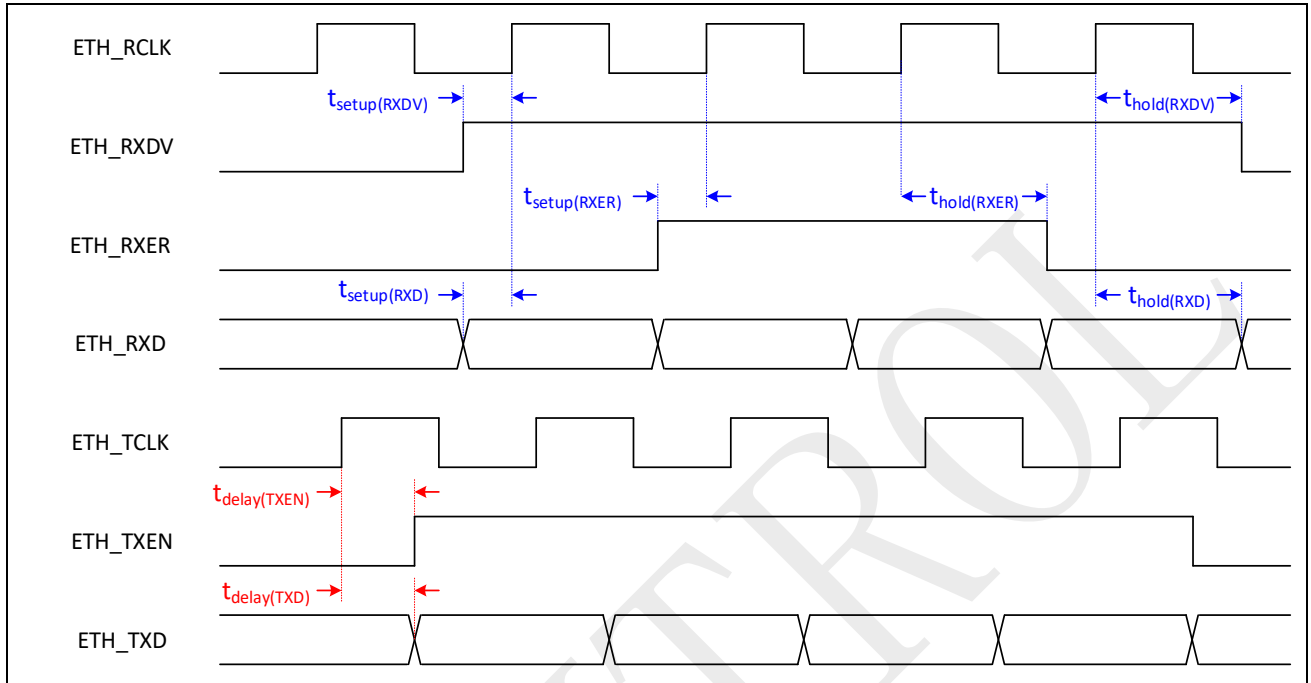


表 5-16: ETHMAC MII 接口时序特性

符号	参数	条件	最小	典型	最大	单位
f_{RCLK}	ETH_RCLK 时钟频率	15pF 引脚 电容	-	25/2.5	-	MHz
$t_{setup(RXD)}$	ETH_RXDV 到 ETH_RCLK 上升沿的建立时间		3.7	-	-	ns
$t_{hold(RXD)}$	ETH_RXDV 到 ETH_RCLK 上升沿的保持时间		-0.1	-	-	ns
$t_{setup(RXER)}$	ETH_RXER 到 ETH_RCLK 上升沿的建立时间		3.6	-	-	ns
$t_{hold(RXER)}$	ETH_RXER 到 ETH_RCLK 上升沿的保持时间		-0.4	-	-	ns
$t_{setup(RXD)}$	ETH_RXD 到 ETH_RCLK 上升沿的建立时间		3.1	-	-	ns
$t_{hold(RXD)}$	ETH_RXD 到 ETH_RCLK 上升沿的保持时间		-0.1	-	-	ns
f_{TCLK}	ETH_TCLK 时钟频率		-	25/2.5	-	MHz
$t_{delay(TXEN)}$	ETH_TCLK 上升沿到 ETH_TXEN 翻转的延时		3.9	-	12.4	ns
$t_{delay(TXD)}$	ETH_TCLK 上升沿到 ETH_TXD 翻转的延时	3.8	-	12.8	ns	

5.13.2 ETHMAC RMII 接口时序

图 5-8: ETHMAC RMII 接口时序图

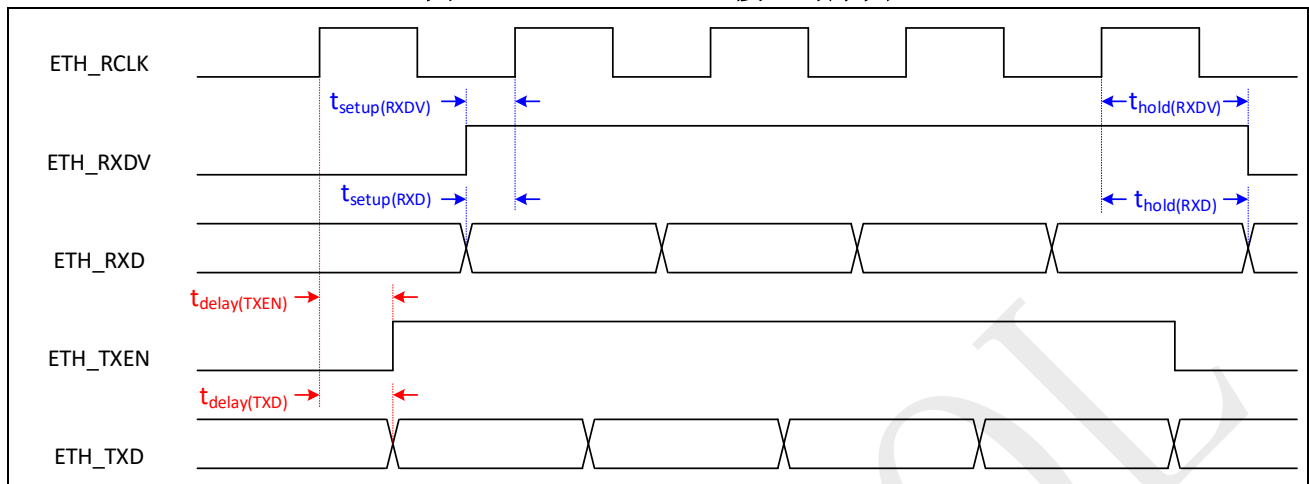


表 5-17: ETHMAC RMII 接口时序特性

符号	参数	条件	最小	典型	最大	单位
f_{RCLK}	ETH_RCLK 时钟频率		-	50	-	MHz
$t_{setup(RXDV)}$	ETH_RXDV 到 ETH_RCLK 上升沿的建立时间	15pF 引脚 电容	3.7	-	-	ns
$t_{hold(RXDV)}$	ETH_RXDV 到 ETH_RCLK 上升沿的保持时间		0	-	-	ns
$t_{setup(RXD)}$	ETH_RXD 到 ETH_RCLK 上升沿的建立时间		3.1	-	-	ns
$t_{hold(RXD)}$	ETH_RXD 到 ETH_RCLK 上升沿的保持时间		-0.1	-	-	ns
$t_{delay(TXEN)}$	ETH_RCLK 上升沿到 ETH_TXEN 翻转的延时		3.9	-	13.0	ns
$t_{delay(TXD)}$	ETH_RCLK 上升沿到 ETH_TXD 翻转的延时		3.9	-	13.4	ns

5.13.3 ETHMAC MDIO 接口时序

图 5-9: ETHMAC MDIO 接口时序图

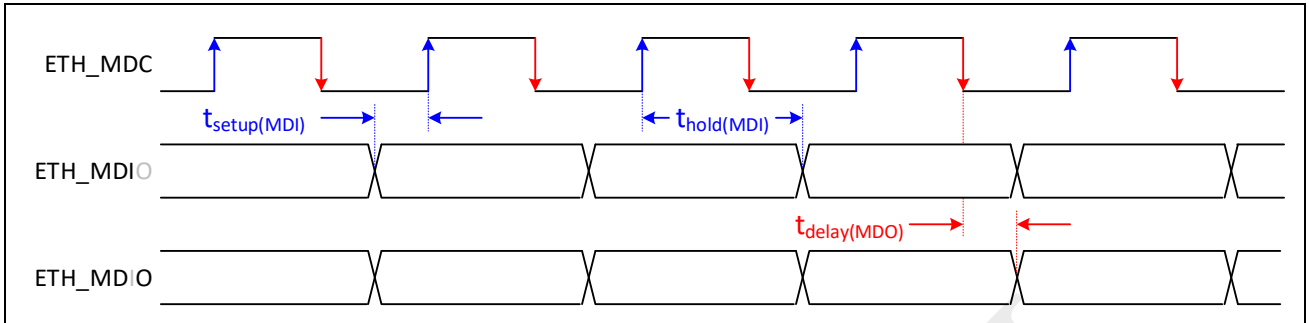


表 5-18: ETHMAC MDIO 接口时序特性

符号	参数	条件	最小	典型	最大	单位
f_{MDC}	MDC 时钟频率		-	-	2.5	MHz
$t_{setup(MDI)}$	ETH_MDI 到 ETH_MDC 上升沿的建立时间	15pF 引脚 电容	17.4	-	-	ns
$t_{hold(MDI)}$	ETH_MDI 到 ETH_MDC 上升沿的保持时间		-6.0	-	-	ns
$t_{delay(MDO)}$	ETH_MDC 下降沿到 MDO 翻转的时间		-2.3	-	1.6	ns

5.14 温度传感器特性

表 5-19: 温度传感器特性

符号	参数	条件	设计规格			单位
			最小	典型	最大	
T _{LSB}	分辨率	折合到 14 位 ADC	–	0.86	–	°C/LSB
E _T	温度误差	结温 -40°C ~ 125°C	-10	–	10	°C
t _{settle}	启动时间	–	–	–	200	us
t _{sample}	ADC 采样时间	–	–	–	5	us
I _{on}	工作电流	–	–	–	160	uA

5.15 电气敏感性特性

表 5-20: ESD 绝对最大值

符号	参数	条件	最大	单位	
V _{ESD(HBM)}	静电放电电压 (人体模型)	环境温度 T _A = 25 °C	4000	V	
V _{ESD(CDM)}	静电放电电压 (带电设备模型)	环境温度 T _A = 25 °C	–	750	V
		拐角管脚	1000	V	

表 5-21: 电气敏感性

符号	参数	条件	最大	单位
LU	静态门锁	环境温度 T _A = 105 °C, V _{DVDD} = V _{AVDD} = 3.63V	200	mA

5.16 湿度敏感性特性

表 5-22: 湿度敏感性特性

符号	参数	条件	最大	单位
MSL	湿度敏感性等级	–	3 级	–

5.17 热阻特性

表 5-23: 热阻特性 (eLQFP176 封装)

符号	参数	条件	典型值	单位
θ _{JC}	芯片的热源结到封装外壳的热阻	–	7.87 ^[2]	°C/W
θ _{JA}	芯片的热源结到周围冷却空气的热阻	4 层 PCB 板 ^[1] PCB 含铜量 (顶层 = 20%, 二/三层 = 100%, 底层 = 5%)	24.13 ^[2]	°C/W

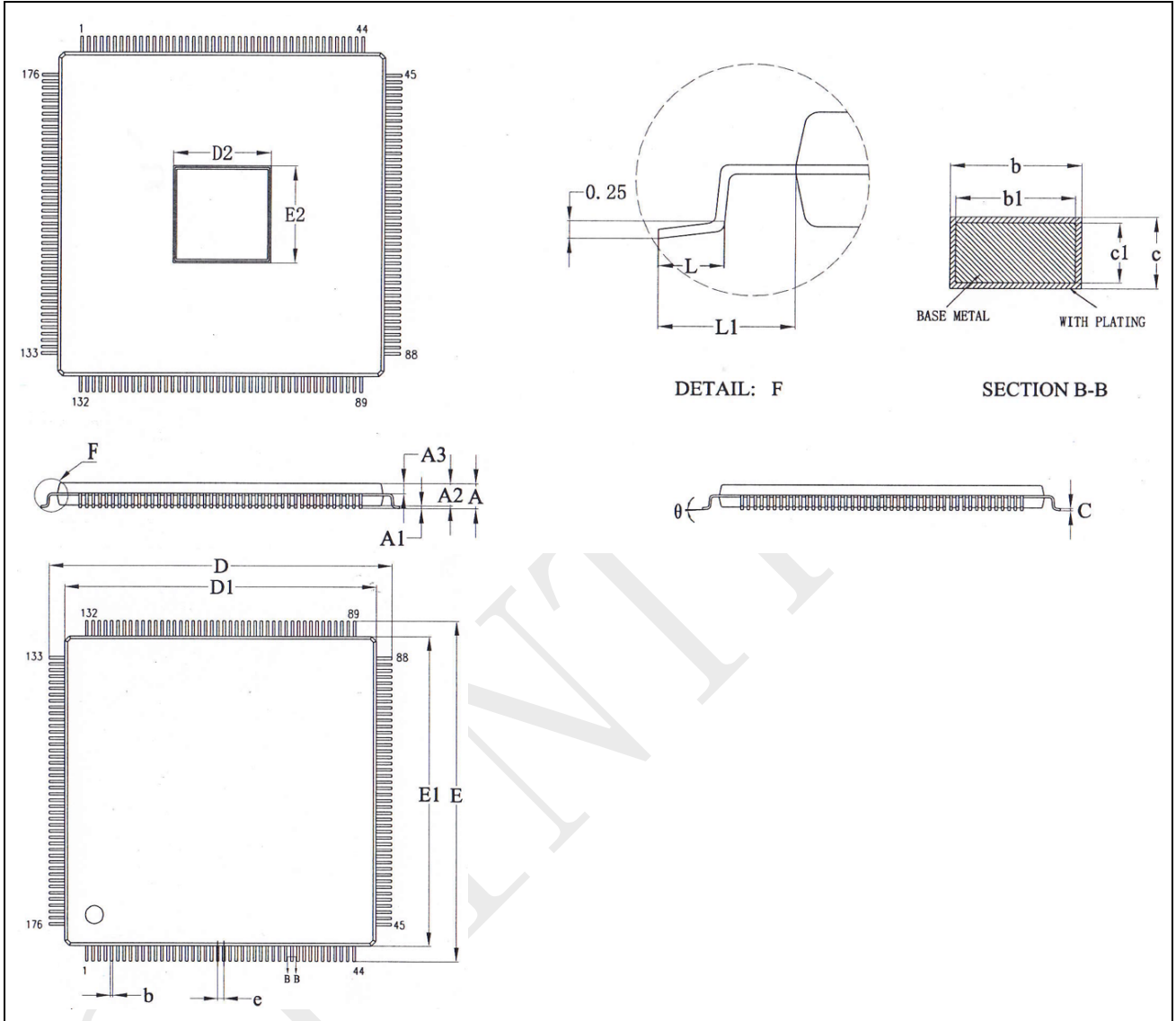
[1] PCB 测试板的尺寸为 76.2mm x 114.3mm x 1.6mm。

[2] 仅为参考值。

6 封装信息

SPC4268 的封装类型是 176 脚带 ePad 薄型方形扁平封装（eLQFP-176）。具体信息如下：

图 6-1: eLQFP176 – 176 脚，20mm x 20mm 带 ePad 方形扁平封装



[1] 图纸未按比例绘制。

表 6-1: eLQFP176 – 176 脚，20mm x 20mm 薄型正方扁平封装机械数据

符号	毫米		
	最小	典型	最大
A	–	–	1.60
A1	0.05	0.10	0.15
A2	1.30	1.40	1.50
A3	0.59	0.64	0.69
b	0.14	–	0.22
b1	0.13	0.16	0.19
c	0.13	–	0.17
c1	0.12	0.13	0.14
D	21.80	22.00	22.20

符号	毫米		
	最小	典型	最大
D1	19.90	20.00	20.10
D2	7REF		
E	21.80	22.00	22.20
E1	19.90	20.00	20.10
E2	7REF		
e	0.40BSC		
L	0.45	0.60	0.75
L1	1.00REF		
θ	0	-	7°

SPIN TROL

7 订购信息

表 7-1: 订购信息

订购编码	Flash	SRAM	CPU 最大频率	封装	温度范围 (T _J)	SPQ ^[1]	包装类型
SPC4268APF176	8MB	1024KB	400MHz	eLQFP	-40 °C ~ +125°C	600	托盘

[1] SPQ = Standard Pack Quantity, 标准包装数。

7.1 订购编码规则

图 7-1: 订购编码规则

